

(19) 世界知的所有権機関
国際事務局(43) 国際公開日
2002 年 7 月 11 日 (11.07.2002)

PCT

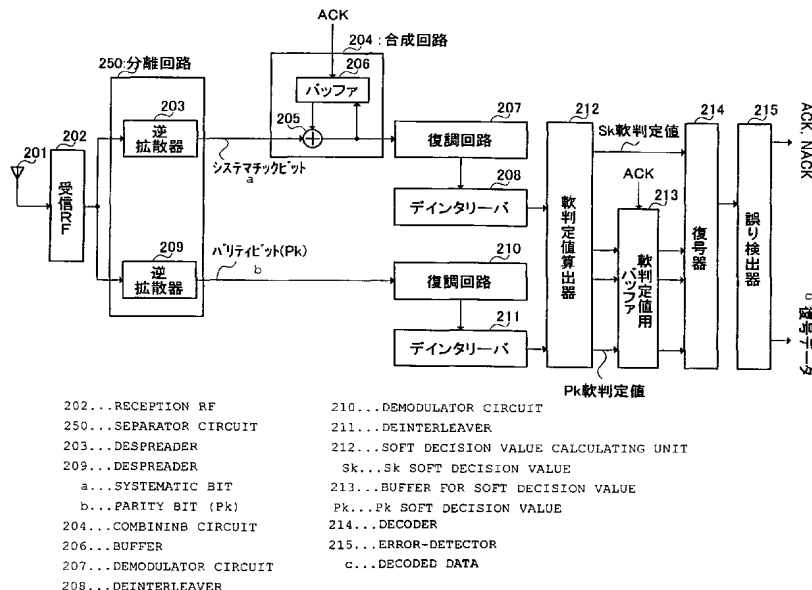
(10) 国際公開番号
WO 02/054659 A1

- (51) 国際特許分類⁷: H04L 1/00 (MIYOSHI, Kenichi) [JP/JP]; 〒232-0066 神奈川県横浜市 南区六ツ川 1-240-1-501 Kanagawa (JP). 松元 淳志 (MATSUMOTO, Atsushi) [JP/JP]; 〒920-0021 石川県金沢市 七ツ屋町 2-53-1-101 Ishikawa (JP).
- (21) 国際出願番号: PCT/JP01/11448
- (22) 国際出願日: 2001 年 12 月 26 日 (26.12.2001)
- (25) 国際出願の言語: 日本語 (74) 代理人: 鷺田 公一 (WASHIDA, Kimihito); 〒206-0034 東京都 多摩市 鶴牧 1 丁目 24-1 新都市センタービル 5 階 Tokyo (JP).
- (26) 国際公開の言語: 日本語
- (30) 優先権データ:
特願 2000-398398
2000 年 12 月 27 日 (27.12.2000) JP (81) 指定国 (国内): AE, AG, AL, AM, AT, AU, AZ, BA, BB, BG, BR, BY, BZ, CA, CH, CN, CO, CR, CU, CZ, DE, DK, DM, DZ, EC, EE, ES, FI, GB, GD, GE, GH, GM, HR, HU, ID, IL, IN, IS, KE, KG, KP, KR, KZ, LC, LK, LR, LS, LT, LU, LV, MA, MD, MG, MK, MN, MW, MX, MZ, NO, NZ, PH, PL, PT, RO, RU, SD, SE, SG, SI, SK, SL, TJ, TM, TR, TT, TZ, UA, UG, US, UZ, VN, YU, ZA, ZW.
- (71) 出願人 (米国を除く全ての指定国について): 松下電器産業株式会社 (MATSUSHITA ELECTRIC INDUSTRIAL CO., LTD.) [JP/JP]; 〒571-8501 大阪府 門真市 大字門真 1006 番地 Osaka (JP).
- (72) 発明者; および (84) 指定国 (広域): ARIPO 特許 (GH, GM, KE, LS, MW, MZ, SD, SL, SZ, TZ, UG, ZM, ZW), ユーラシア特許 (AM, AZ, BY, KG, KZ, MD, RU, TJ, TM), ユーロッパ特
- (75) 発明者/出願人 (米国についてのみ): 三好 憲一

[続葉有]

(54) Title: TRANSMITTER, RECEIVER, AND COMMUNICATION METHOD

(54) 発明の名称: 送信装置、受信装置および通信方法



(57) Abstract: A separator circuit (250) extracts a systematic bit and a parity bit from a received packet and separates them. A combining circuit (204) symbol-combines the separated systematic bit in a unit of the current resending with the systematic bits acquired in the units of the past resendings. A decoder circuit (214) likelihood-combines the separated parity bit with the parity bits acquired in the units of the past resendings and error-correction-decodes the symbol-combined systematic bits by using the likelihood-combined parity bits as check bits. Thus, the reception level and the ability of correction of errors can be enhanced, and the number of resendings until no error is detected, thereby improving the throughput.

[続葉有]



WO 02/054659 A1



許 (AT, BE, CH, CY, DE, DK, ES, FI, FR, GB, GR, IE, IT, LU, MC, NL, PT, SE, TR), OAPI 特許 (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML, MR, NE, SN, TD, TG).

2文字コード及び他の略語については、定期発行される各PCTガゼットの巻頭に掲載されている「コードと略語のガイダンスノート」を参照。

添付公開書類:

— 国際調査報告書

(57) 要約:

分離回路250は、受信したパケットからシステムチェックビットとパリティビットとを互いに分離する。合成回路204は、分離した今回の再送単位におけるシステムチェックビットを、前回までの再送単位において取得した各システムチェックビットとシンボル合成する。そして、復号器214は、分離したパリティビットを、前回までの再送単位において取得した各パリティビットと尤度合成し、尤度合成後のパリティビットを検査ビットとしてシンボル合成後のシステムチェックビットを誤り訂正復号する。これにより、受信レベル及び誤り訂正能力を高めることができ、誤り無しとなるまでの再送回数を少なくしてスループットを向上させることができる。

明 細 書

送信装置、受信装置および通信方法

5 技術分野

本発明は、自動再送要求を行うことによって、データ伝送における誤り制御を行う通信システム、送信装置、及び受信装置に関する。

背景技術

- 10 無線通信においては、高品質伝送を実現するために、等化やダイバーシチ等で回復できなかった誤りを訂正する誤り制御技術が広く用いられている。この誤り制御技術の一つとして自動再送要求(Automatic Repeat Request: A R Q、以下A R Qという)がある。

- このA R Qは、送信側と受信側とを双方向の伝送路によって結び、まず送信
15 側が情報ビットに誤り検出符号化を施して生成した符号語を含むパケットを受信側に送り、受信側において誤りの検出を行う。受信側は、受信データに誤りが検出されない場合には正しく受信した旨の受信確認信号(Positive Acknowledgment: A C K、以下A C Kと称することがある)を送信側に返送し、受信データに誤りが検出された場合には再送要求信号(Negative
20 Acknowledgment: N A C K、以下N A C Kと称することがある)を送信側に返送する。送信側は、N A C Kを受け取ると同一のパケットを再送する。送信側は、A C Kを受け取るまで同一のパケットの再送を繰り返す。

- 例えば、ブロック化された情報ビットを順にパケット構成して送信する場合について説明する。まず送信側が第1番目のパケットを送信し、受信側がこの
25 第1番目のパケットに含まれる符号語を正しく受信すると、A C Kを送信側に送信する。送信側は、このA C Kを受信すると、次の第2番目のパケットを送信する。次に、受信側では、この第2番目のパケットを誤って受信すると、送

信側にNACKを送信する。送信側が、この受信側からのNACKを受信すると、再度第2番目のパケットを送信（再送）する。すなわち、送信側は、受信側からACKを受信しない限り、次の新たなパケットを送信することなく、前回送信したパケットと同一のパケットを送信し続ける。ARQでは、このよう

5 にして高品質伝送を実現している。

上記ARQにおいては高品質伝送を実現することが出来るが、再送を繰り返すことにより伝送遅延が大きくなることがある。特に、伝播環境が悪い場合には、データの誤り率が高くなるため、再送回数が増えて伝送遅延が急激に大きくなる。近年、このARQにおける伝播遅延に対応するための技術としてハイブリッドARQが盛んに研究されている。ハイブリッドARQは、ARQに誤り訂正符号を組み合わせた方式であり、誤り訂正を用いて受信信号の誤り率を向上させることにより、再送回数を減らしてスループットを向上させることを目的としている。このハイブリッドARQの有力な方式として、Chase Combining 型と、Incremental Redundancy 型の2つの方式が提案されている。

10

上記 Chase Combining 型のハイブリッドARQ（以下、“CC型ARQ”と称することがある）は、送信側が、前回送信したパケットと同一のパケットを再送することを特徴とする。受信側は、再送されたパケットを受信すると、前回までに受信したパケットに含まれる符号語（システムチックビット及びパリティビット）と今回再送されたパケットに含まれる符号語（システムチック

20 ビット及びパリティビット）とのシンボル合成を行い、合成後の信号に対して誤り訂正復号を行う。このようにCC型ARQでは、前回までに受信したパケットに含まれる符号語と今回再送されたパケットに含まれる符号語とをシンボル合成して受信レベルを向上させるので、再送を繰り返すたびに受信信号の誤り率が改善する。これにより、誤り訂正を行わないARQよりも少ない再送

25 回数で受信信号が誤り無しとなるので、スループットを向上させることが出来る。

一方、Incremental Redundancy 型のハイブリッドARQ（以下、“IR型

ARQ”と称することがある）は、前回までに送信したパケットに含まれるパリティビットと異なるパリティビットを含んで構成されるパケットを再送することを特徴とする。受信側は、受信した各パリティビットをバッファに保持しておき、再送パケットを受信すると、前回までに受信したパケットに含まれるパリティビットと再送時に受信したパケットに含まれるパリティビットとを共に用いて誤り訂正復号を行う。このようにIR型では、再送の度に誤り訂正復号に用いるパリティビットがインクリメントされるので、受信側の誤り訂正能力が向上する。これにより、誤り訂正を行わないARQよりも少ない再送回数で受信信号が誤り無しとなるので、スループットを向上させることが出来る。

上述した従来のCC型ARQやIR型ARQでは、期待されるスループットの改善効果が得られないという問題がある。

発明の開示

本発明の目的は、受信レベル及び誤り訂正能力を高めることにより、誤り無しとなるまでの再送回数を少なくしてスループットを向上させることが出来る送信装置、受信装置および通信方法に用いる受信装置を提供することである。

本発明者らは、IR型ARQにおいて、前回の再送単位において受信したパケットと今回の再送単位において受信したパケットとを比較すると、パリティビットのみが互いに異なっており、情報ビット（システムチックビット）は同じビットがそのまま再送されていることに着目した。そして、本発明者らは、前回までの再送単位において送信されたパケットに含まれるシステムチックビットと今回の再送単位において送信されたパケットに含まれるシステムチックビットとを受信側において合成することにより、受信レベルが向上して受信データの誤り率が向上することを見出し、本発明をするに至った。

すなわち、上記目的は、IR型ARQにおいて、送信側では、システムチックビットとパリティビットとを互いに異なるシンボルに配置して構成したパ

- ケットを送信し、受信側では、前回までの再送単位において送信されたパケットに含まれるシステムチェックビットと今回再送されたパケットに含まれるシステムチェックビットとをシンボル合成し、このシンボル合成後のシステムチェックビットを今回の再送単位までに受信したパリティビットを用いて誤り訂正
- 5 復号することにより達成される。

図面の簡単な説明

- 図 1 は、本発明の実施の形態 1 に係るデータ伝送装置の概略構成を示す図、
図 2 は、本発明の実施の形態 1 に係る送信装置の内部構成を示すブロック図、
10 図 3 は、本発明の実施の形態 1 に係る受信装置の内部構成を示すブロック図、
図 4 は、本実施の形態に係る A R Q 処理の流れを示すフロー図、
図 5 は、本発明の実施の形態 1 に係る受信装置 2 0 0 における処理の流れを示す模式図、
図 6 は、本発明の実施の形態 2 に係る送信装置の内部構成を示すブロック図、
15 図 7 は、本発明の実施の形態 2 に係る受信装置の内部構成を示すブロック図、
図 8 は、本発明の実施の形態 2 に係る A R Q 処理の流れを示す模式図、
図 9 は、本発明の実施の形態 2 に係る受信装置における処理の流れを示す模式図、
図 1 0 は、本発明の実施の形態 3 に係るデータ伝送装置の概略構成を示す図、
20 図 1 1 は、本発明の実施の形態 3 に係る送信装置の内部構成を示すブロック図、
図 1 2 は、本発明の実施の形態 3 に係る共用受信装置の構成を示すブロック図、
図 1 3 は、本発明の実施の形態 3 に係る受信装置における処理の流れを示す模式図、
図 1 4 は、本発明の実施の形態 3 に係る C C 用受信装置の内部構成を示すブ
25 ック図、
図 1 5 は、本発明の実施の形態 3 に係る I R 用受信装置の内部構成を示すブ
ック図、

図 1 6 は、本発明の実施の形態 4 に係るデータ伝送装置の概略構成を示す図、
図 1 7 は、本発明の実施の形態 4 に係る送信装置の内部構成を示すブロック図、
図 1 8 は、本発明の実施の形態 4 に係る受信装置における処理の流れを示す模式図である。

5

発明を実施するための最良の形態

本発明においては、シンボル変換後のシステムチェックビット及びパリティビットに対して、互いに異なる拡散コードを用いて拡散処理を施すことにより、システムチェックビットとパリティビットとを異なるシンボルに割り当てる。

- 10 また、変調方式に応じたビット区切りをパケットに設け、システムチェックビット及びパリティビットを互いに異なるビット区切りに割り当てることにより、システムチェックビットとパリティビットとを異なるシンボルに割り当てる。

以下、本発明の各実施の形態について添付図面を参照して説明する。

(実施の形態 1)

- 15 図 1 は、本発明の実施の形態 1 に係るデータ伝送装置の概略構成を示す図である。この図に示すように、送信装置 1 0 0 は受信装置 2 0 0 と双方向の伝送路によって結ばれている。送信装置 1 0 0 は、第 1 ブロックから第 L ブロックまでの L 個のブロックにブロック化された情報ビットを誤り検出符号化及び誤り訂正符号化して、システムチェックビット及びパリティビットを生成する。
- 20 この誤り訂正符号化は自己組織符号を用いて行われるので、情報ビットがそのままシステムチェックビットとして出力される。尚、本明細書において、符号化の際にそのまま出力された情報ビットをシステムチェックビットと称する。送信装置 1 0 0 は、システムチェックビット及びパリティビットにプロトコルヘッダを付加してパケットを生成し、生成したパケットを受信装置 2 0 0 に送信する。
- 25 尚、パケットは、データ伝送単位の一例であり、他のデータ伝送単位としては、フレームやスーパーフレーム等がある。

受信装置 2 0 0 は、送信装置 1 0 0 から送信されたパケットを受信し、この

受信したパケットからシステムチェックビットとパリティビットを分離して取り出す。そして、パリティビットを検査ビットとしてシステムチェックビットを誤り訂正復号し、この復号結果に誤り検出処理を施す。受信装置 200 は、誤り検出により復号結果に誤りが検出されない場合には受信確認信号（Positive Acknowledgment : ACK、以下 ACK という）を送信装置 100 に送り、復号結果に誤りが検出された場合には再送要求信号（Negative Acknowledgment : NACK、以下 NACK という）を送信装置 100 に送る。

送信装置 100 は、NACK を受け取った場合には、前回の再送単位におけるシステムチェックビットと同一のシステムチェックビットが配置されたシンボルと、前回の再送単位におけるパリティビットと異なるパリティビットが配置されたシンボルと、プロトコルヘッダとを多重して再送パケットを生成し、生成した再送パケットを受信装置 200 に送信する。受信装置 200 は、再送パケットを受信すると、受信したパケットからシステムチェックビットが配置されたシンボルとパリティビットが配置されたシンボルとを分離し、分離したシステムチェックビットが配置されたシンボルと、前回の再送単位において受信したシステムチェックビットが配置されたシンボルとをシンボル合成（パワ合成）する。そして、このシンボル合成後のシステムチェックビットを、前回の再送単位において受信したパリティビット及び今回の再送単位において受信したパリティビットを用いて復号する。この復号結果は誤り検出され、誤り検出結果に応じて ACK 又は NACK を送信装置 100 に送信する。送信装置 100 は、NACK を受信した場合には、新たな再送パケット生成して送信する。送信装置 100 は、ACK を受け取るまで再送を繰り返し、ACK を受け取ると次ブロックの情報ビットの送信を開始する。

尚、本明細書において、第 M ブロック（ $1 \leq M \leq L$ ）の情報ビットの伝送を開始してから、この第 M ブロックの情報ビットが正しく受信されるまで（つまり送信装置 100 が ACK を受信するまで）の一連の処理をまとめて ARQ 処理と称する。

尚、本明細書においては、送信装置 1 0 0 からパケットを送信し、このパケットを受信した受信装置 2 0 0 から A C K 又は N A C K が送信装置 1 0 0 に送られるまでの処理単位を“再送単位”と称する。また、所定ブロックの情報ビットについて A R Q 処理を行う際に、送信側が k 回目にパケットを送信して
5 から A C K 又は N A C K を受信するまでの処理単位を“第 k 再送単位”と称する。

続いて、上記送信装置 1 0 0 及び受信装置 2 0 0 について詳しく説明する。

まず、送信装置 1 0 0 について説明する。図 2 は、送信装置 1 0 0 の内部構成を示すブロック図である。この図 2 において、符号化器 1 0 1 は、第 1 ブロックから第 L ブロックの L 個のブロックにブロック化された情報ビットに対して順に誤り検出符号化及び誤り訂正符号化を行う。この誤り訂正符号化には組織符号が用いられ、情報ビット自身であるシステムチェックビットと、情報ビットが畳み込み符号化された符号化系列（パリティビット）とが生成される。符号化器 1 0 1 として、例えば符号化率が $1/3$ のターボ符号化器を用いる場合
15 には、情報ビット 1 ビットの入力に対して、1 ビットのシステムチェックビット（S）がインタリーバ 1 0 3 に出力され、2 ビットのパリティビットがパンクチャ回路 1 0 2 に出力される。本実施の形態に係る符号化器 1 0 1 は、組織符号であり、かつ、誤り訂正能力に優れたターボ符号を用いて符号化を行うことが好ましい。

20 符号化器 1 0 1 から出力されたシステムチェックビットは、インタリーバ 1 0 3 において、データの並び順が所定の規則に従って並び替えられ、変調回路 1 0 4 に出力される。インタリーブされたシステムチェックビットは、変調回路 1 0 4 において、Q P S K や 1 6 Q A M 等を用いて直交座標上のシンボルに配置され、拡散器 1 0 5 において拡散コード A が乗算され、バッファ 1 0 6 に書きこまれる。つまり、変調回路 1 0 4 及び拡散器 1 0 5 は、システムチェックビットを拡散コード A に割り当てる。尚、本明細書においては、システムチェックビットを配置したシンボルを、“シンボル変換されたシステムチェックビット”と
25

称することがある。また、パリティビットを配置したシンボルを、“シンボル変換されたパリティビット”と称することがある。

パンクチャ回路102は、入力されたパリティビットにパンクチャリング処理を施す。すなわち、パンクチャ回路102は、入力されたパリティビットに
5 対してパンクチャ処理を施してパリティビットP1～Pnを生成し、生成したパリティビットP1～Pnをインタリーバ107に出力する。インタリーバ107は、パリティビットP1～Pnのデータの並び順を所定の規則に従って並び替える。

例えば、符号化器101として符号化率1/3のターボ符号化器を用いた場合のパンクチャリング処理について説明する。符号化器101は、入力された
10 情報ビットを符号化して、2系列のパリティビットを出力する。第1系列で出力されるパリティビットは、順に、Pa1、Pa2、Pa3、……であり、第2系列から出力されるパリティビットは、順に、Pb1、Pb2、Pb3、……とする。つまり、パンクチャ回路102には、両系列からのパリティビット
15 が {Pa1、Pb1、Pa2、Pb2、Pa3、Pb3、……} の順で入力される。パンクチャ回路102は、このように入力されたパリティビット列の一部のビットを所定の周期で消去することによりパンクチャリングを行い、P1～Pnのパリティビット列を生成する。例えば、偶数番目のビットを消去することにより、{Pa1、Pa2、Pa3、……} がパリティビット列P1として生成され、奇数番目のビット列を消去することにより、{Pb1、Pb2、
20 Pb3、……} がパリティビット列P2として生成される。尚、パンクチャリングにおいてビットの消去を行う周期は、符号化率やシステムにおいて要求される通信効率に応じて適宜変更可能である。

インタリーバ107から出力されたパリティビットP1～Pnは、変調回路
25 108において、QPSKや16QAM等を用いて直交座標上のシンボルに配置され、拡散器109にて拡散コードBが乗算され、バッファ110に書き込まれる。すなわち、変調回路108及び拡散器109は、シンボル変換したパ

リティビットP 1～P nを拡散コードBに割り当てる。このように、パリティビットP 1～P nは、システムチェックビットと異なる拡散コードに割り当てられる。

- 選択回路1 1 1は、バッファ1 1 0に保持されているパリティビットP 1～
- 5 P nから送信回数に応じたパリティビットを読み出して多重回路1 1 2に出力する。つまり、選択回路1 1 1は、図示しない制御局から通知される情報に基づいてこれから行う送信が所定ブロックの情報ビットについて何回目の送信か（何番目の再送単位か）を判断し、その送信回数に応じたパリティビット
- 10 （第k再送単位の場合）には、バッファ1 1 0からパリティビットP kを読み出して多重回路1 1 2に出力する。このkは、後述する図4に示す繰り返し回数に対応する。

- 多重回路1 1 2は、バッファ1 0 6よりシステムチェックビットが配置されたシンボルを読み出して、読み出したシンボルと、選択回路1 1 1より出力され
- 15 たシンボル変換後のパリティビットと、プロトコルヘッダと、を多重して送信パケットを生成し、生成した送信パケットを送信R F 1 1 3に出力する。送信R F 1 1 3は、多重回路1 1 2より出力された送信パケットに周波数変換、増幅等の所定の送信処理を施してアンテナ1 1 4を介して受信装置2 0 0へ送信する。

- 20 バッファ1 0 6及びバッファ1 1 0は、受信装置2 0 0より送信されたACKを取得すると、このACKを取得した際に保持しているシステムチェックビット及びパリティビットP 1～P nを廃棄する。そして、バッファ1 0 6及びバッファ1 1 0には、ブロック化された情報ビットのうち次ブロックの情報ビットを符号化して得られるシステムチェックビット又はパリティビットが書きこ
- 25 まれる。これにより、次ブロックの情報ビットに対するARQ処理が開始される。

次に、受信装置2 0 0について説明する。図3は、受信装置2 0 0の内部構

成を示すブロック図である。この図3において、受信RF202は、アンテナ201から受信したパケットに対し周波数変換等の所定の受信処理を施し、受信処理後のパケットを、分離回路250に出力する。分離回路250は、受信したパケットからシステムチェックビットが配置されたシンボルとパリティビットが配置されたシンボルを分離する。分離後のシステムチェックビットが配置されたシンボルは合成回路204へ出力され、分離後のパリティビットが配置されたシンボルは復調回路210に出力される。

分離回路250には、逆拡散器203及び逆拡散器209が備えられている。この逆拡散器203は、受信RF202から出力された受信パケットに拡散コードAを用いて逆拡散処理を施し、逆拡散後の信号をRAKE合成する。これにより、受信パケットから拡散コードAに割り当てられたシステムチェックビットがシンボルの状態で取り出される。一方、逆拡散器209は、受信RF202から出力された受信パケットに拡散コードBを用いて逆拡散処理を施し、逆拡散後の信号をRAKE合成する。これにより、受信パケットから拡散コードBに割り当てられたパリティビットがシンボルの状態で取り出される。このように、分離回路250は、受信したパケットに互いに異なる拡散コードを用いて逆拡散処理を施すことにより、システムチェックビットが配置されたシンボルとパリティビットが配置されたシンボルとを分離する。

以下、上記のように異なるシンボルに分離されたシステムチェックビット及びパリティビットに対して行われる処理について説明する。まず、システムチェックビットに対して行われる処理について説明し、次いでパリティビットに対して行われる処理について説明する。

逆拡散器203より出力されたシステムチェックビットは、合成回路204に入力される。合成回路204は、加算器205とバッファ206とを備えている。加算器205は、パケットを受信する度に、バッファ206から読み出したシンボルと、今回の再送単位において受信したシステムチェックビットが配置されたシンボルとをシンボル合成する。加算器205は、合成シンボルをバッ

ファ206に上書きするとともに復調回路207に出力する。バッファ206には、再送が繰り返されるたびに加算器205にて計算された合成シンボルが上書きされる。したがって、バッファ206には今回の再送単位までに受信したシステムチェックビットを全て合成したシンボルが保持される。尚、バッファ

5 206は、ACKを取得すると、保持していた合成シンボルを廃棄する。

上記合成回路204でのシンボル合成処理について、所定ブロックの情報ビット（第Mブロックの情報ビットとする）が3回目の受信で（第3再送単位で）正しく受信された場合を例に説明する。まず、第（M-1）ブロックの情報ビットが正しく受信されると送信装置100から第Mブロックの情報ビットを

10 符号化したシステムチェックビット及びパリティビットを含んで構成されるパケット#1が送信される。また、バッファ206に保持されていたシンボルが廃棄される。尚、本明細書において、k回目に送受信されるパケットをパケット#kと称する。

受信装置200は、このパケット#1を受信し、受信したパケット#1から

15 システムチェックビットが配置されたシンボルを分離して加算器205に出力する。加算器205は、バッファ206に読み出すべきシンボルが保持されていないので、システムチェックビットをそのままバッファ206及び後述する復調回路207に出力する。この第1再送単位の受信結果は誤りを含むので、NACKが送信装置100に送信され、送信装置100から次回（第2再送単位）

20 のパケット（パケット#2）が送信される。

受信装置200は、このパケット#2を受信し、パケット#2からシステムチェックビットが配置されたシンボルを分離して加算器205に出力する。加算器205は、バッファ206から第1再送単位におけるシステムチェックビットが配置されたシンボルを読み出し、読み出したシンボルと第2再送単位におけるシステムチェックビットが配置されたシンボルとをシンボル合成し、このシン

25 ボル合成結果（合成シンボル）をバッファ206に上書きする。第2再送単位における受信結果も誤りを含むので、NACKが送信装置100に送信され、

送信装置 100 から次回（第 3 再送単位）の packets（packet # 3）が送信される。

受信装置 200 は、この packet # 3 を受信し、受信した packet # 3 からシステムチェックビットが配置されたシンボルを分離して加算器 205 に出力する。加算器 205 は、第 1 再送単位において受信したシステムチェックビットと第 2 再送単位において受信したシステムチェックビットとの合成シンボルをバッファ 206 より読み出し、第 3 再送単位において受信したシステムチェックビットが配置されたシンボルとシンボル合成する。そして、加算器 205 は、このシンボル合成結果（合成シンボル）をバッファ 206 に上書きする。今回求められた合成シンボルは、第 1 再送単位から第 3 再送単位において受信したシステムチェックビットをそれぞれシンボル合成した値を取る。このように、バッファ 206 には、第 k 再送単位における受信の際（シンボル合成前）には、第 1 再送単位から第 $k - 1$ 再送単位において受信したシステムチェックビットを全て合成したシンボルが保持され、加算器 205 におけるシンボル合成が完了すると、そのシンボル合成結果（第 1 再送単位から第 k 再送単位において受信したシステムチェックビットを全て合成したシンボル）が上書きされる。

第 3 再送単位においては受信結果に誤りを含まないので ACK が送信装置 100 及びバッファ 206 に送られる。バッファ 206 は、ACK を取得すると保持していたシンボルを廃棄する。これにより、第 M ブロックの情報ビットについての ARQ 処理が完了する。

以下、本明細書においては、第 1 再送単位から第 k 再送単位までに受信したシステムチェックビットが配置されたシンボルをそれぞれ合成した合成シンボルを、“合成シンボル # k ” と称することがある。以上説明したように、合成回路 204 は、バッファ 206 より読み出した合成シンボル # $k - 1$ と、第 k 再送単位において受信した packet（packet # k ）に含まれるシステムチェックビットが配置されたシンボルとをシンボル合成して合成シンボル # k を生成する。

合成回路204においてシンボル合成された合成シンボルは、復調回路207に出力される。復調回路207は、システムチェックビットが配置されたシンボルをデマッピングする。デインタリーバ208は、復調回路207にてデマッピングされたシステムチェックビットのデータの並び順を元に戻し、軟判定値算出器212に出力する。

次いで、パリティビットに対して行われる処理について説明する。ここでは、第Mブロックの情報ビットに対するARQ処理において、第k再送単位で受信したパケット（パケット#k）に含まれるパリティビットに対して行われる処理を例に説明する。

10 前述したように、逆拡散器209は、受信RF202から出力された受信パケットに対して拡散コードBを用いて逆拡散処理を施し、逆拡散後の信号をRAKE合成することにより、受信パケットからパリティビットPkが配置されたシンボルを抽出し、復調回路210に出力する。

15 復調回路210は、逆拡散器209より出力されたパリティビットPkに対してデマッピング処理を施す。デインタリーバ211は、復調回路210より出力されたパリティビットPkのデータの並び順を元に戻して軟判定値算出器212に出力する。

次いで、軟判定値算出器212以後の各ブロックについて説明する。尚、引き続き、第Mブロックの情報ビットに対するARQ処理において、第k再送単位で受信したパケット（パケット#k）に対して行う処理を例に説明する。

20 軟判定値算出器212は、デインタリーバ208より出力された合成シンボル#kの軟判定値（Sk軟判定値）を算出し、算出したSk軟判定値を復号器214に出力する。また、軟判定値算出器212は、デインタリーバ211より出力されたパリティビットPkの軟判定値（Pk軟判定値）を算出し、算出したPk軟判定値を軟判定値用バッファ213に出力する。尚、本明細書においては、合成シンボル#kの軟判定値を“Sk軟判定値”と称し、パリティビットPkの軟判定値を“Pk軟判定値”と称する。軟判定値用バッファ213

は、軟判定値算出器 2 1 2 から出力された軟判定値を保持し、A C Kを取得すると保持していた軟判定値を廃棄する。第 k 再送単位においては、この軟判定値用バッファ 2 1 3 に、P 1 軟判定値～P k 軟判定値がそれぞれ保持されている。

- 5 復号器 2 1 4 は、軟判定値用バッファ 2 1 3 より P 1 軟判定値～P k 軟判定値を読み出し、読み出した P 1 軟判定値、P 2 軟判定値、……、及び P k 軟判定値を検査ビットとして用いて S k 軟判定値を誤り訂正復号する。すなわち、復号器 2 1 4 は、P 1 軟判定値、P 2 軟判定値、……、及び P k 軟判定値を尤度合成して S k 軟判定値を誤り訂正復号する。符号化器 1 0 1 においてターボ
- 10 符号が用いられた場合には、この誤り訂正復号にターボ復号が用いられる。復号結果は誤り検出器 2 1 5 に出力される。

- このように、復号器 2 1 4 は、S k 軟判定値を、軟判定値用バッファ 2 1 3 から読み出した P 1 軟判定値、P 2 軟判定値、……、及び P k 軟判定値を検査ビットとして用いて誤り訂正復号する。したがって、パケットの受信回数（つ
- 15 まり送信装置 1 0 0 におけるパケットの送信回数）が増えるほど復号処理において検査ビットとして用いるパリティビットの冗長度が増加し、復号処理における誤り訂正能力が向上する。また、パケットの受信回数が増えるほど合成シンボル # k のレベルが向上するので、信号間距離が大きくなって受信品質が向上する。

- 20 誤り検出器 2 1 5 は、復号器 2 1 4 から出力される復号結果の誤り検出を行い、誤りがあれば N A C K を生成し、誤りがなければ A C K を生成する。

- 次に、上記構成の送信装置 1 0 0 及び受信装置 2 0 0 が行う A R Q 処理について図 4 を用いて説明する。図 4 は、本実施の形態に係る A R Q 処理の流れを示すフロー図である。ここでは、第 1 ブロックから第 L ブロックまでの L 個の
- 25 ブロックにブロック化された情報ビットのうち、第 M ブロックの情報ビット（ $1 \leq M \leq L$ ）が受信装置 2 0 0 で正しく受信されるまでの A R Q 処理について説明する。

まず、ステップ（以下、“ST”と省略する）400では、このフロー図における繰り返し回数 k が $k=1$ に設定される。次に、ST401では、符号化器101により、第 M ブロックの情報ビットが誤り検出符号化及び誤り訂正符号化されて、システムチェックビット及びパリティビットが生成される。パリティビットは、パンクチャ回路102によりパンクチャリング処理が施され、パリティビット $P_1 \sim P_n$ が生成される。なお、繰り返し回数 k における処理は、第 k 再送単位における処理に対応する。

次にST402では、変調回路104及び変調回路108により、システムチェックビット及びパリティビットが直交座標上のシンボルに配置される。次に、ST403では、拡散器105により、システムチェックビットが拡散コードAを用いて拡散される。また、拡散器109により、パリティビット $P_1 \sim P_n$ が拡散コードAと異なる拡散コードBを用いて拡散される。拡散されたシステムチェックビットはバッファ106に格納され、拡散されたパリティビット $P_1 \sim P_n$ はバッファ110に格納される。このように、ST402及びST403において、システムチェックビットが配置されたシンボルに対して、パリティビットが配置されたシンボルに割り当てられた拡散コードBと異なる拡散コードAが割り当てられる。

次いで、ST404では、多重回路112により、バッファ106から出力されたシステムチェックビットが配置されたシンボルと、選択回路111がバッファ110より読み出したパリティビット P_1 が配置されたシンボルと、プロトコルヘッダと、がコード多重されてパケット#1が生成され、生成されたパケット#1が受信装置200に送信される。

このパケット#1は受信装置200に受信され、受信されたパケット#1は所定の受信処理等を施されて、分離回路250（逆拡散器203及び逆拡散器209）に入力される（ST405）。次いで、ST406では、分離回路250により、受信したパケット#1に逆拡散処理が施され、コード多重された信号からシステムチェックビットが配置されたシンボルとパリティビット P_1

が配置されたシンボルとが分離される。すなわち、逆拡散器 203 により受信
パケットに拡散コード A が乗算されてシステムチェックビットが配置されたシン
ボルが抽出され、逆拡散器 209 により受信パケットに拡散コード A と異なる
拡散コード B が乗算されてパリティビット P1 が配置されたシンボルが抽出
5 出される。

受信パケットから分離されたシステムチェックビットが配置されたシンボル
は、ST407 にて、バッファ 206 に書きこまれる。また、システムチェック
ビットが配置されたシンボルは、復調回路 207 に出力される。次いで、ST
408 では、復調回路 207 によりシステムチェックビットに所定の復調処理が
10 施され、復調回路 210 によりパリティビット P1 に所定の復調処理が施され
る。

次いで、ST409 では、軟判定値算出器 212 により、システムチェックビ
ットの軟判定値 (S1 軟判定値)、及びパリティビット P1 の軟判定値 (P1
軟判定値) がそれぞれ算出される。この P1 軟判定値は、第 M ブロックの情報
15 ビットについての ARQ 処理が終了するまでバッファ 213 に保持される。次
いで、ST410 では、復号器 214 により、P1 軟判定値を検査ビットとして
S1 軟判定値の誤り訂正復号が行われる。

次いで、ST411 では、誤り検出器 215 により、ST407 における復
号結果の誤り検出が行われ、誤りが無い場合には ST412 に進んで ACK が
20 生成され、誤りが有る場合には ST413 に進んで NACK が生成される。ST
412 では、生成された ACK が送信装置 100 に送信される。送信装置 1
00 が ACK を取得することにより、第 M ブロックの情報ビットについての A
RQ 処理は終了し、次のブロック (第 M+1 ブロック) の情報ビットについて
の ARQ 処理が開始される。

25 一方、ST413 では、生成された NACK が送信装置 100 に送信され、
ST414 に進む。ST414 では、繰り返し回数に 1 を加算して $k=2$ に設
定して ST404 に進み、第 2 再送単位における処理が開始される。

ST 404では、多重回路112により、システムチェックビットが配置されたシンボルと、選択回路111がバッファ110より読み出したパリティビットP2が配置されたシンボルと、プロトコルヘッダと、が多重されてパケット#2が生成され、生成されたパケット#2が受信装置200に送信される。

- 5 このパケット#2は、受信装置200に受信され、受信されたパケット#2は所定の受信処理等を施されて、分離回路250（逆拡散器203及び逆拡散器209）に入力される（ST405）。次いで、ST406では、分離回路250により、受信したパケット#2に逆拡散処理が施され、コード多重された信号からシステムチェックビットが配置されたシンボルとパリティビットP
- 10 2が配置されたシンボルとが分離される。

- 分離されたシステムチェックビットが配置されたシンボルは、ST407にて、バッファ206から読み出された前回の再送単位（第1再送単位）において受信したシステムチェックビットが配置されたシンボルとシンボル合成される。合成後のシンボルは、バッファ206に上書きされるとともに復調回路207に
- 15 出力される。次いで、ST408では、復調回路207によりシステムチェックビットが配置されたシンボルに対するデマッピング処理が施され、復調回路210によりパリティビットP2に対するデマッピング処理が施される。

- 次いで、ST409では、軟判定値算出器212により、合成後のシステムチェックビットの軟判定値（S2軟判定値）、及びパリティビットP2の軟判定
- 20 値（P2軟判定値）がそれぞれ算出される。このP2軟判定値は、第Mブロックの情報ビットについてのARQ処理が終了するまでバッファ213に保持される。

- 次いで、ST410では、復号器214により、P1軟判定値、及びP2軟判定値を検査ビットとして、S2軟判定値の誤り訂正復号が行われる。第2再
- 25 送単位においては、第1再送単位よりも冗長さの高いパリティビットを検査ビットとして誤り訂正復号が行われる。具体的にはP2軟判定値の分だけ検査ビットの冗長さが高くなっている。誤り訂正復号は、一般に、検査ビットの冗長

度が高くなるほど誤り訂正能力が向上することが知られている。本実施の形態に係る復号方式として、ターボ復号を用いた場合にも、検査ビットの冗長度が高くなることにより誤り訂正能力が向上し、少ない送信回数で復号データに含まれる誤りを無くすることが可能となるので、スループットを向上させることが出来る。

また、第2再送単位においては、シンボル合成後のシステムチェックビットに対して誤り訂正復号を行っている。シンボル合成後のシステムチェックビットは、シンボル合成を行わないシステムチェックビットよりも信号レベルが大きくなるので信号間距離が大きくなり、受信品質が向上する。これにより、少ない送信回数で復号データに含まれる誤りを無くすることが出来る。

次いで、ST411では、ST407における復号結果の誤り検出が行われ、誤りが無い場合にはST412に進んでACKが生成され、誤りが有る場合にはST413に進んでNACKが生成される。ST414では、繰り返し回数を $k=3$ に設定してST404に進む。 $k \geq 3$ の場合は、 $k=2$ の場合と同様の処理が繰り返し行われるので、以下、 $k=j$ ($j \geq 3$) として、第j再送単位におけるST404～ST414にて行われる処理を説明する。

$k=j$ の場合に、ST404では、多重回路112により、システムチェックビットが配置されたシンボルと、選択回路111がバッファ110より読み出したパリティビット P_j が配置されたシンボルと、プロトコルヘッダと、が多重されてパケット#jが生成され、生成されたパケット#jが受信装置200に送信される。

このパケット#jは、受信装置200に受信され、受信されたパケット#jは所定の受信処理等を施されて、分離回路250（逆拡散器203及び逆拡散器209）に入力される（ST405）。次いで、ST406では、分離回路250により、受信したパケット#jに逆拡散処理が施され、コード多重された信号からシステムチェックビットが配置されたシンボルとパリティビット P_j が配置されたシンボルとが分離される。

第 j 再送単位においては、バッファ 206 に第 1 再送単位～第 $j - 1$ 再送単位において受信したシステムチェックビットが配置されたシンボルをそれぞれ合成したシンボル（合成シンボル # $j - 1$ ）が保持されている。第 j 再送単位において受信したシステムチェックビットが配置されたシンボルは、ST 407

5 にて、上記バッファ 206 から読み出された合成シンボル # $j - 1$ とシンボル合成される。このようにして、第 1 再送単位～第 j 再送単位において受信したシステムチェックビットをそれぞれ合成したシンボル（合成シンボル # j ）が生成される。合成後のシンボル（合成シンボル # j ）は、バッファ 206 に上書きされるとともに復調回路 207 に出力される。次いで、ST 408 では、復

10 調回路 207 によりシステムチェックビットが配置されたシンボルに対するデマッピング処理が施され、復調回路 210 によりパリティビット P_j が配置されたシンボルに対するデマッピング処理が施される。

次いで、ST 409 では、軟判定値算出器 212 により、シンボル合成後のシステムチェックビットの軟判定値（ S_j 軟判定値）、及びパリティビット P_j

15 の軟判定値（ P_j 軟判定値）がそれぞれ算出される。この P_j 軟判定値は、第 M ブロックの情報ビットについての ARQ 処理が終了するまでバッファ 213 に保持される。

次いで、ST 410 では、復号器 214 により、 P_1 軟判定値、 P_2 軟判定値、……、 P_j 軟判定値をそれぞれ検査ビットとして用いて、 S_j 軟判定値の

20 誤り訂正復号が行われる。第 j 再送単位においては、第 $j - 1$ 再送単位よりも冗長度の高いパリティビットを検査ビットとして誤り訂正復号が行われる。具体的には P_j 軟判定値の分だけ検査ビットの冗長度が高くなっている。したがって、第 j 再送単位における受信の際には第 $j - 1$ 再送単位における受信の際よりも誤り訂正能力が向上し、少ない送信回数で復号データに含まれる誤りを

25 無くすることが可能となるので、スループットを向上させることが出来る。

また、第 j 再送単位においては、シンボル合成後のシステムチェックビットに対して誤り訂正復号を行っている。第 j 再送単位における受信の際に復号器 2

14に入力される合成シンボル（合成シンボル# j ）は、第 $j-1$ 再送単位における受信の際に復号器214に入力される合成シンボル（合成シンボル# $j-1$ ）よりもレベルが大きいので信号間距離が大きくなり、誤り率が向上する。これにより、少ない送信回数で復号データに含まれる誤りを無くすることが可能

5 となるので、スループットを向上させることが出来る。

このように、本実施の形態に係るARQ処理によれば、互いに異なる拡散コードに配置されたシステムチェックビットとパリティビットがコード多重されたパケットに逆拡散処理を施すことにより、コード多重されたパケットからシステムチェックビットが配置されたシンボルとパリティビットP1が配置され
10 たシンボルとが分離して抽出される。このようにシステムチェックビットが配置されたシンボルをパリティビットが配置されたシンボルから分離することにより、分離したシステムチェックビットが配置されたシンボルを前回の再送単位までに受信したシステムチェックビットとシンボル合成することが出来るとともに、再送を繰り返すたびに検査ビットの冗長度を増加させることが出来る。
15 これにより、誤り無しとなるまでの再送回数を減らすことが出来るので、スループットを向上させることが出来る。

ここで、本実施の形態に係る受信装置200における信号の流れについて説明する。図5は、本発明の実施の形態1に係る受信装置200における処理の流れを示す模式図である。ここでは、説明を簡単にするために、第3再送単位
20 までを示す。

この図に示すように、第1再送単位において受信されるパケット#1はシステムチェックビットSとパリティビットP1とを含んで構成され、第2再送単位において受信されるパケット#2はシステムチェックビットSとパリティビットP2とを含んで構成され、第3再送単位において受信されるパケット#3は
25 システムチェックビットSとパリティビットP3とを含んで構成される。システムチェックビットSとパリティビットP1～P3には互いに異なる拡散コードが割り当てられているので、受信装置200において、受信パケットからシス

テマチックビット S が配置されたシンボルと各パリティビットが配置されたシンボルとを分離して抽出することが出来る。

第 1 再送単位において、復号器 214 は、パケット # 1 から抽出されたシステムチックビット S に対し、パリティビット P 1 を検査ビットとして誤り訂正
5 復号を行う。この際、送信装置 100 においてパンクチャリングされて消去されたビットに対応する位置にはダミービットを挿入して誤り訂正復号を行う。

第 2 再送単位においては、まず、パケット # 2 からシステムチックビット S が抽出され、パケット # 1 から抽出したシステムチックビットとシンボル合成されて合成シンボル # 2 が生成される。復号器 214 は、パケット # 2 から抽
10 出したパリティビット P 2 と、第 1 再送単位においてパケット # 1 から抽出したパリティビット P 1 とを共に検査ビットとして用いて、シンボル合成後のシステムチックビット（合成シンボル # 2）を誤り訂正復号する。つまり、第 1 再送単位において抽出されたパリティビット P 1 と第 2 再送単位において抽出されたパリティビット P 2 とを尤度合成し、尤度合成したパリティビットを
15 用いて合成シンボル # 2 を誤り訂正復号する。このように、シンボル合成を行うことにより、シンボル合成を行わないシステムチックビットよりも信号レベルを大きくすることが出来るので、第 2 再送単位における受信品質を第 1 再送単位における受信品質よりも向上させることが出来る。

第 3 再送単位においても同様に、既に受信しているパリティビット P 1 及び
20 パリティビット P 2 に加えてパケット # 3 に含まれるパリティビット P 3 も用いて誤り訂正復号を行うので、復号器 214 の誤り訂正能力が向上する。また、再送パケット # 3 から抽出したシステムチックビットが配置されたシンボルを合成シンボル # 2 とシンボル合成して合成シンボル # 3 を生成する。合成シンボル # 3 は合成シンボル # 2 よりも信号レベルが大きいので、第 3 再送
25 単位における受信品質を第 2 再送単位における受信品質よりも向上させることが出来る。

以上説明したように本実施の形態によれば、送信装置 100 にて、システム

チックビットとパリティビットを異なる拡散コードに配置することにより、システムチックビットとパリティビットが互いに異なるシンボルに配置されたパケットを構成する。このパケットを受信した受信装置200は、システムチックビットが配置されたシンボルとパリティビットが配置されたシンボルを

5 分離することが出来る。したがって、再送を繰り返すたびに誤り訂正復号に用いる検査ビットに占めるパリティビットの割合を増加させることが出来るとともに、システムチックビットをシンボル合成することにより受信品質を向上させることが出来る。これにより、誤り無しとなるまでの再送回数を減らすことが出来るので、スループットを向上させることが出来る。

- 10 また、本実施の形態においては、シンボルに配置されたシステムチックビットをビット情報に変換する前に、前回までの再送単位において取得したシンボル状態の（ビット情報に変換する前の）システムチックビットをバッファ206より読み出してシンボル合成を行っている。1シンボルは複数（N個）のビットの情報を保持することができるので、システムチックビットをビット情報
- 15 に変換する前のシンボル情報としてバッファ206に格納することにより、ビット情報に変換したシステムチックビットを格納する場合よりも、バッファのサイズを $1/N$ 倍にすることが出来る。すなわち、本実施の形態においては、システムチックビットをシンボルの状態でバッファ206に格納することにより、ビット情報に変換してからバッファに格納する場合よりもバッファサイズを小さくすることが出来る。
- 20

- さらに、本実施の形態においては、システムチックビットについて軟判定値を算出する前にシンボル合成を行っているので、軟判定値算出器212における軟判定処理の際に発生する演算誤差に基づく受信性能の劣化を抑制することが出来る。すなわち、軟判定値算出器212において、演算量削減を目的と
- 25 してMax処理等の簡略化した軟判定値算出処理を行うことによって誤差が多く発生する場合に、再送単位ごとにシステムチックビットの軟判定値を算出してから合成すると、各システムチックビット毎に軟判定処理の演算誤差が生

じる。そして、誤差を含んだ各システムチェックビットの合成を行うと、誤差が大きくなって受信性能が劣化する。本実施の形態においては、シンボル合成後に軟判定値を算出することにより、演算誤差の発生を一度のみにし、受信性能を向上させることが出来る。

5 (実施の形態2)

本実施の形態に係るデータ伝送装置は、図1に示す送信装置100に代えて送信装置600を設け、受信装置200に代えて受信装置700を設けて構成される。図6は、本発明の実施の形態2に係る送信装置600の内部構成を示すブロック図であり、図7は本発明の実施の形態2に係る受信装置700の内部構成を示すブロック図である。尚、図6に示す送信装置600において図2に示す送信装置100と同じ部分には図2と同じ符号を付し、その詳しい説明は省略する。また、図7に示す受信装置700において図3に示す送信装置100と同じ部分には図3と同じ符号を付し、その詳しい説明は省略する。本実施の形態は、システムチェックビットとパリティビットとを時分割で異なるシンボルに配置する点で実施の形態1と異なる。

図6において、多重回路601は、パケットにビット区切りを設け、システムチェックビットとパリティビットとを互いに異なるビット区切りに割り当て、その割り当て後のビット列をシンボル変換することにより、システムチェックビットとパリティビットとを異なるシンボルに配置する。各ビット区切りに割り当てられるビット数は、変調回路602の変調方式に応じて設定される。変調回路602は、多重回路601において割り当てられたシステムチェックビット及びパリティビットが含まれるビット列をQPSKや16QAM等の所定の変調方式を用いて変調する。

上記送信装置600において、システムチェックビットをインタリーブするインタリーバ103と、パリティビットをインタリーブするインタリーバ107を別個に設けることにより、システムチェックビットとパリティビットが同一のビット区切りに割り当てられるように並び替えられることを防止している。し

たがって、本実施の形態におけるインタリーブは、多重回路601よりも前段（符号化器101より）において行われ、システムチェックビット及びパリティビットが多重される前にデータの並び替えが行われることが好ましい。

図7において、分離回路701は、受信したパケットをビット区切り単位で
5 システムチェックビットが配置されたシンボルとパリティビットが配置されたシンボルとに分離する。分離回路701は、システムチェックビットが配置されたシンボルを合成回路204に出力し、パリティビットが配置されたシンボルを復調回路210に出力する。

上記構成のデータ伝送装置の動作について、図8を参照して説明する。図8
10 は、本発明の実施の形態2に係るARQ処理の流れを示す模式図である。まず、送信装置600に備えられた符号化器101において、情報ビットが符号化されてシステムチェックビット及びパリティビットが生成される。ここでは、符号化器101の符号化率が $1/3$ とし、情報ビットが10ビット単位で伝送される場合について説明する。10ビットの情報ビットは、符号化器101において符号化され、それぞれ10ビットのシステムチェックビットと、パリティビ
15 トPaと、パリティビットPbとが生成される。パリティビットPa及びパリティビットPbは、パンクチャ回路102においてパンクチャリングされて、それぞれ10ビットのパリティビットP1～Pnが生成される。このパリティビットP1～Pnは、バッファ110に保持され、このバッファ110に保持
20 されたパリティビットP1～Pnのうち送信回数に応じたパリティビットが選択回路111により読み出されて多重回路601に出力される。ここでは、k回目の送信（第k再送単位）の場合を例に説明するので、多重回路601には、パリティビットPkが入力される。

多重回路601は、パケットを構成するにあたり、パケットに数ビット単位
25 でビット区切りを設ける。このビット区切りは、後段の変調回路602における変調方式に応じて設定される。すなわち、多重回路601は、変調回路602が1シンボル（単位シンボル）に配置するビット数単位でビット区切りを設

け、このビット区切りに、システムチックビット及びパリティビットを配置する。具体的には、変調回路602において用いられる変調方式が16PSK又は16QAMである場合には、1シンボルに4ビットが配置されるので、4ビット単位（4ビット区切り）でビット区切りを設ける。同様に、変調回路6052において用いられる変調方式がBPSKである場合には1ビット単位でビット区切りを設け、QPSKである場合には2ビット単位でビット区切りを設け、64QAMである場合には8ビット単位でビット区切りを設ける。

以下、変調回路602において16QAMが用いられ、多重回路601に4ビット単位でビット区切りが設けられる場合について説明する。まず、多重回路601は、10ビットのシステムチックビットをバッファ106から読み出す。この10ビットのシステムチックビットの先頭から8ビットは、4ビットずつ第1番目のビット区切りと第2番目のビット区切りに割り当てられ、残りの2ビットは第3番目のビット区切りに割り当てられる。第3番目のビット区切りに残された2ビットの空き領域には、ダミービットが挿入される。

次いで、多重回路601には、10ビットのパリティビットPkが入力される。この10ビットのパリティビットPkの先頭から8ビットは、4ビットずつ第4番目のビット区切りと第5番目のビット区切りに割り当てられ、残りの2ビットは第6番目のビット区切りに割り当てられる。第6番目のビット区切りに残された2ビットの空き領域には、ダミービットが挿入される。このように、パケットにビット区切りを設け、システムチックビットとパリティビットを異なるビット区切りに割り当てることが出来る。

次いで、上述したように構成されたパケットが、変調回路602において16QAMを用いてシンボル変換される。すなわち、第1番目のビット区切りに割り当てられた4ビットのシステムチックビットが第1番目のシンボルに配置され、第2番目のビット区切りに割り当てられた4ビットのシステムチックビットが第2番目のシンボルに配置され、第3番目のビット区切りに割り当てられた2ビットのシステムチックビット及び2ビットのダミービットが第3

番目のシンボルに配置される。また、第4番目のビット区切りに割り当てられた4ビットのパリティビットが第4番目のシンボルに配置され、第5番目のビット区切りに割り当てられた4ビットのシステムチェックビットが第5番目のシンボルに配置され、第6番目のビット区切りに割り当てられた2ビットのパリティビット及び2ビットのダミービットが第6番目のシンボルに配置される。

このように、パケットにビット区切りを設け、システムチェックビットとパリティビットを異なるビット区切りに割り当てて変調することにより、システムチェックビットとパリティビットとが互いに異なるシンボルに配置される。すなわち、いずれのシンボルも、システムチェックビットのみ若しくはシステムチェックビットとダミービットの組み合わせ、又はパリティビットのみ若しくはパリティビットとダミービットの組み合わせで構成されている。

変調後のパケットは、受信装置700に送信される。受信装置700において、受信したパケットは分離回路701に入力される。分離回路701では、受信したパケットをシステムチェックビットが配置されたシンボルとパリティビットが配置されたシンボルとに分離する。すなわち、分離回路701は、送信装置600からあらかじめ送信されたシステムチェックビットとパリティビットの配置情報に基づいてシステムチェックビットが配置されたシンボルとパリティビットが配置されたシンボルとを識別し、この識別結果に応じて分離する。

システムチェックビットが配置されたシンボルは、復調回路207において変調回路602の変調方式に応じた復調処理を施される。また、パリティビットが配置されたシンボルは復調回路210において変調回路602の変調方式に応じた復調処理が施される。以上により、システムチェックビットとパリティビットとが互いに分離される。

ここで、本実施の形態に係る受信装置700における受信パケットの処理の流れについて説明する。図9は、本発明の実施の形態2に係る受信装置700

における処理の流れを示す模式図である。ここでは、説明を簡単にするために、第3再送単位までを示す。図9において、各再送単位におけるシンボル合成及び尤度合成の処理は図5に示す実施の形態1と同様であるので詳しい説明は省略する。図9に示す処理は、システムチェックビットとパリティビットが時分割で異なるシンボルに配置されている点で図5に示す処理と異なる。

この図に示すように、第1再送単位において受信されるパケット#1はシステムチェックビットSが配置されたシンボルとパリティビットP1が配置されたシンボルとを含んで構成され、第2再送単位において受信されるパケット#2はシステムチェックビットSが配置されたシンボルとパリティビットP2が配置されたシンボルとを含んで構成され、第3再送単位において受信されるパケット#3はシステムチェックビットSが配置されたシンボルとパリティビットP3が配置されたシンボルとを含んで構成される。システムチェックビットSとパリティビットP1～P3は、互いに異なるビット区切りに割り当てられてシンボル変換されているので、受信装置700において、受信パケットからシステムチェックビットSが配置されたシンボルと各パリティビットが配置されたシンボルとを分離して抽出することが出来る。

この図に示すように、各再送単位において、前回の再送単位までで既に受信しているパリティビットに加えて、今回受信したパケットに含まれるパリティビットも用いて誤り訂正復号を行うので、復号器214の誤り訂正能力が向上する。また、今回の再送単位におけるシステムチェックビットSが配置されたシンボルを、前回までに既に受信していたシステムチェックビットSが配置されたシンボルの合成結果と合成することにより、前回の再送単位よりも受信品質を向上させることが出来る。

以上説明したように本実施の形態によれば、送信装置600にてパケットにビット区切りを設け、システムチェックビットとパリティビットを異なるビット区切りに割り当てて変調することにより、システムチェックビットとパリティビットが互いに異なるシンボルに配置される。このパケットを受信した受信装置

700は、システムチェックビットが配置されたシンボルとパリティビットが配置されたシンボルを分離することが出来る。したがって、再送を繰り返すたびに誤り訂正復号に用いる検査ビットに占めるパリティビットの割合を増加させることが出来るるとともに、システムチェックビットをシンボル合成することにより受信品質を向上させることが出来る。これにより、誤り無しとなるまでの再送回数を減らすことが出来るので、スループットを向上させることが出来る。

(実施の形態3)

本発明の実施の形態3について図10～図13を参照して説明する。本実施の形態において実施の形態1と異なる点は、送信装置がCC型ARQ用の受信装置及びIR型ARQ用の受信装置とも通信を行う点である。また、送信装置が、パリティビットの一部について、再送単位間で同一のパリティビットを送信する点についても実施の形態1と異なる。

図10は、本発明の実施の形態3に係るデータ伝送装置の概略構成を示す図である。この図に示すように、送信装置1000は共用受信装置1200、CC用受信装置1300、及びIR用受信装置1400と双方向の伝送路によって結ばれている。送信装置1000は、共用受信装置1200、CC用受信装置1300、及びIR用受信装置1400のそれぞれにデータを伝送し、ACK/NACKに応じて所定のデータを送信する。CC用受信装置1300は、受信パケットをシンボル合成するCC型ARQを行う受信装置であり、IR用受信装置1400は、再送のたびに異なるパリティビットを受信し、これらの複数のパリティビットを検査ビットとして誤り訂正復号を行うIR型ARQを行う受信装置であり、共用受信装置1200は、CC型ARQ及びIR型ARQをいずれも行う受信装置である。

以下、上記送信装置1000、共用受信装置1200、CC用受信装置1300、及びIR用受信装置1400の構成について詳しく説明する。

まず、送信装置1000について説明する。図11は、本発明の実施の形態

3に係る送信装置1000の内部構成を示すブロック図である。尚、図11に示す送信装置1000において図2に示す送信装置100と同じ部分には図2と同じ符号を付し、その詳しい説明は省略する。図11において、分配回路1101は、変調回路108より出力されたパリティビット $P_1 \sim P_n$ の一部
5 を再送用のパリティビット（第1パリティビット）として拡散器105に出力し、残りを拡散器109に出力する。例えば、 $P_1 \sim P_n$ のうち P_1 を再送用のパリティビットとして拡散器105に出力し、残りの $P_2 \sim P_n$ （第2パリティビット）を拡散器109に出力する。これにより再送用のパリティビット P_1 は、再送単位間で同一のビットが送信される。一方、パリティビット P_2
10 $\sim P_n$ （第2パリティビット）は、再送単位間で異なるビットが送信される。本実施の形態においては、説明を簡単にするために、分配回路1101がパリティビット P_1 を拡散器105に出力し、パリティビット $P_2 \sim P_n$ を拡散器109に出力した場合について説明する。

拡散器105は、変調回路104から出力されたシステムチェックビット及び
15 分配回路1101から出力されたパリティビット P_1 に対して拡散コードAを用いて拡散処理を施す。拡散器109は、分配回路1101から出力されたパリティビット $P_2 \sim P_n$ に対して拡散コードAと異なる拡散コードBを用いて拡散処理を施す。本明細書においては、システムチェックビット及び再送用のパリティビット（ここではパリティビット P_1 ）から構成されるビット列を
20 第1ビット列と称し、所定の再送単位においてのみ送信されるパリティビット（ここではパリティビット $P_2 \sim P_n$ のいずれか）を第2ビット列と総称する。拡散器105は第1ビット列に対して拡散コードAを用いて拡散処理を行い、拡散器109は第2ビット列に含まれるそれぞれのパリティビットに対して拡散コードBを用いて拡散処理を施すことにより、第1ビット列と第2ビット
25 列を互いに異なる拡散コードに割り当てる。

選択回路1102は、バッファ110に保持されているパリティビット $P_2 \sim P_n$ から送信回数に応じたパリティビットを読み出して多重回路112に

出力する。つまり、選択回路 1 1 0 2 は、図示しない制御局から通知される情報に基づいてこれから行う送信が所定ブロックの情報ビットについて何回目の送信か（何番目の再送単位か）を判断し、その送信回数に応じたパリティビットを選択する。例えば所定ブロックの情報ビットについての k 回目の送信の場合（第 k 再送単位の場合）には、バッファ 1 1 0 からパリティビット P_{k+1} を読み出して多重回路 1 1 2 に出力する。

多重回路 1 1 2 は、バッファ 1 0 6 よりシステムチェックビット及びパリティビット P_1 （第 1 ビット列）が配置されたシンボルを読み出して、読み出したシンボルと、選択回路 1 1 0 2 より出力されたパリティビット P_{k+1} （第 2 ビット列）が配置されたシンボルと、プロトコルヘッダと、を多重して送信パケットを生成し、生成した送信パケットを送信 R F 1 1 3 に出力する。送信 R F 1 1 3 は、多重回路 1 1 2 より出力された送信パケットに周波数変換、増幅等の所定の送信処理を施してアンテナ 1 1 4 を介して送信する。

以下、送信装置 1 0 0 0 が共用受信装置 1 2 0 0、CC 用受信装置 1 3 0 0、及び I R 用受信装置 1 4 0 0 のそれぞれと行う A R Q を用いた通信について説明する。まず、共用受信装置 1 2 0 0 との通信について説明する。

図 1 2 は、本発明の実施の形態 3 に係る共用受信装置 1 2 0 0 の構成を示すブロック図である。共用受信装置 1 2 0 0 は、受信したパケットに含まれるシステムチェックビットを再送単位間でシンボル合成すると共にパリティビットを尤度合成して復号処理を行う。すなわち、共用受信装置 1 2 0 0 は、CC 型 A R Q と I R 型 A R Q の両方式に適用可能である。尚、図 1 2 において図 3 と同一の部分には図 3 と同一の符号を付してその詳しい説明は省略する。

図 1 2 において、受信 R F 2 0 2 は、アンテナ 2 0 1 から受信したパケットに対し周波数変換等の所定の受信処理を施し、受信処理後のパケットを、分離回路 1 2 0 1 に出力する。分離回路 1 2 0 1 は、受信したパケットからシステムチェックビット及びパリティビット P_1 （第 1 ビット列）が配置されたシンボルとパリティビット P_{k+1} （第 2 ビット列）が配置されたシンボルを分離す

る。分離後の第1ビット列が配置されたシンボルは合成回路204へ出力され、分離後の第2ビット列が配置されたシンボルは復調回路210に出力される。

具体的には、分離回路1201では、受信RF202から出力された受信パケットに拡散コードAを用いて逆拡散処理が施され、逆拡散後の信号がRAKE合成される。これにより、受信パケットから拡散コードAに割り当てられたシステムチックビット及びパリティビットP1（第1ビット列）がシンボルの状態を取り出される。また、受信RF202から出力された受信パケットに拡散コードBを用いて逆拡散処理が施され、逆拡散後の信号がRAKE合成される。これにより、受信パケットから拡散コードBに割り当てられたパリティビットPk+1（第2ビット列）がシンボルの状態を取り出される。このように、分離回路1201は、受信したパケットに互いに異なる拡散コードを用いて逆拡散処理を施すことにより、第1ビット列が配置されたシンボルと第2ビット列が配置されたシンボルとを分離する。

ここで、本実施の形態に係る共用受信装置1200における処理について詳しく説明する。図13は、本発明の実施の形態3に係る受信装置（共用受信装置1200、CC用受信装置1300、及びIR用受信装置1400）における受信パケットに対する処理の流れを示す模式図である。ここでは、説明を簡単にするために、第3再送単位までを示す。

この図に示すように、第1再送単位において受信されるパケット#1はシステムチックビット及びパリティビットP1（第1ビット列）と、パリティビットP2（第2ビット列）とを含んで構成され、第2再送単位において受信されるパケット#2はシステムチックビット及びパリティビットP1（第1ビット列）とパリティビットP3（第2ビット列）とを含んで構成され、第3再送単位において受信されるパケット#3はシステムチックビット及びパリティビットP1（第1ビット列）とパリティビットP4とを含んで構成される。第1ビット列と第2ビット列には互いに異なる拡散コードが割り当てられているので、共用受信装置1200において、受信パケットから第1ビット列が配置

されたシンボルと第2ビット列が配置されたシンボルとを分離して抽出することが出来る。

第1再送単位において、復号器214は、システムチェックビットSに対し、パリティビットP1及びパリティビットP2を検査ビットとして誤り訂正復
5 号を行う。

第2再送単位においては、まず、パケット#2から第1ビット列（システムチェックビットS及びパリティビットP1）が抽出され、前回の再送単位においてパケット#1から抽出された第1ビット列とシンボル合成されて合成シンボル#2が生成される。復号器214は、シンボル合成後のパリティビットP
10 1と、パケット#2から抽出したパリティビットP3と、第1再送単位においてパケット#1から抽出したパリティビットP2とを共に検査ビットとして用いて、シンボル合成後のシステムチェックビットを誤り訂正復号する。つまり、第1再送単位において抽出されたパリティビットP1及びパリティビットP2と、第2再送単位において抽出されたパリティビットP3とを尤度合成し、
15 尤度合成したパリティビットを用いて合成シンボル#2を誤り訂正復号する。このように、既に受信しているパリティビットP1及びパリティビットP2に加えてパケット#2に含まれるパリティビットP3も用いて誤り訂正復号を行うので、復号器214の誤り訂正能力が向上する。また、シンボル合成により、シンボル合成を行わないシステムチェックビットよりも信号レベルを大きく
20 することが出来るので、第2再送単位における受信品質を第1再送単位における受信品質よりも向上させることが出来る。

第3再送単位においても同様に、既に受信しているパリティビットP1、パリティビットP2、及びパリティビットP3に加えてパケット#3に含まれるパリティビットP4も用いて誤り訂正復号を行うので、復号器214の誤り訂
25 正能力が向上する。また、再送パケット#3から抽出した第1ビット列が配置されたシンボルを合成シンボル#2とシンボル合成して合成シンボル#3を生成する。合成シンボル#3は合成シンボル#2よりも信号レベルが大きい

で、第3再送単位における受信品質を第2再送単位における受信品質よりも向上させることが出来る。

次に、CC用受信装置1300との通信について説明する。図14は、本発明の実施の形態3に係るCC用受信装置1300の内部構成を示すブロック図である。この図14において、実施の形態1に係る図3と同一の部分については図3と同一の符号を付し、その詳しい説明は省略する。

この図14において、受信RF202は、アンテナ201から受信したパケットに対し周波数変換等の所定の受信処理を施し、受信処理後のパケットを、分離回路1301に出力する。分離回路1301は、受信したパケットからシステムチェックビット及びパリティビットP1（第1ビット列）が配置されたシンボルとパリティビットPk+1（第2ビット列）が配置されたシンボルを分離する。すなわち、分離回路1301は、受信RF202から出力された受信パケットに拡散コードAを用いて逆拡散処理を施し、逆拡散後の信号をRAKE合成する。これにより、受信パケットから拡散コードAに割り当てられたシステムチェックビット及びパリティビットP1（第1ビット列）がシンボルの状態で取り出される。分離後の第1ビット列が配置されたシンボルは合成回路204へ出力される。

ここで、本実施の形態に係るCC用受信装置1300における処理について再び図13を用いて説明する。第1再送単位において、復号器214は、パケット#1から抽出されたシステムチェックビットSに対し、パリティビットP1及びパリティビットP2を検査ビットとして誤り訂正復号を行う。

第2再送単位においては、まず、パケット#2から第1ビット列（システムチェックビットS及びパリティビットP1）が抽出され、前回の再送単位においてパケット#1から抽出された第1ビット列とシンボル合成されて合成シンボル#2が生成される。復号器214は、シンボル合成後のパリティビットP1を検査ビットとして用いて、シンボル合成後のシステムチェックビットを誤り訂正復号する。

第3再送単位においても同様に、再送パケット#3から抽出した第1ビット列が配置されたシンボルを合成シンボル#2とシンボル合成して合成シンボル#3を生成する。合成シンボル#3は合成シンボル#2よりも信号レベルが大きいので、第3再送単位における受信品質を第2再送単位における受信品質よりも向上させることが出来る。

このように、CC用受信装置は、パケットを受信するたびに、受信したパケットに含まれる第1ビット列が配置されたシンボルを既に受信している第1ビット列が配置されたシンボルとシンボル合成する。したがって、高い受信品質を実現することが出来る。一方で、再送のたびに異なるパリティビット（第2ビット列）を抽出して合成する構成は有していないので、パリティビットの尤度合成に用いるバッファを備える必要が無く、装置を小型化することが出来、消費電力を低減することが出来るという有利な効果を有する。

次に、IR用受信装置1400との通信について説明する。図15は、本発明の実施の形態3に係るIR用受信装置1400の内部構成を示すブロック図である。図15に示すように、IR用受信装置1400は、図12に示す共用受信装置1200と、第1ビット列が配置されたシンボルの再送単位間でのシンボル合成を行わない点で異なる。図15において図12と同じ部分には同じ符号を付し、その詳しい説明は省略する。

図15において、受信RF202は、アンテナ201から受信したパケットに対し周波数変換等の所定の受信処理を施し、受信処理後のパケットを、分離回路1201に出力する。分離回路1201は、受信したパケットからシステムチェックビット及びパリティビットP1（第1ビット列）が配置されたシンボルとパリティビットP_{k+1}（第2ビット列）が配置されたシンボルを分離する。すなわち、分離回路1201に備えられた図示しない逆拡散器は、受信RF202から出力された受信パケットに拡散コードA及び拡散コードBを用いて逆拡散処理を施し、逆拡散後の信号をRAKE合成する。これにより、受信パケットから拡散コードAに割り当てられたシステムチェックビット及びパ

リティビットP 1（第1ビット列）及び拡散コードBに割り当てられたパリティビットP k+1（第2ビット列）がシンボルの状態を取り出される。分離後の第1ビット列が配置されたシンボルは復調回路207へ出力される。

- ここで、本実施の形態に係るIR用受信装置1400における処理について、
- 5 さらに図13を用いて説明する。第1再送単位において、復号器214は、パケット#1から抽出されたシステムチェックビットSに対し、パリティビットP 1及びパリティビットP 2を検査ビットとして誤り訂正復号を行う。

- 第2再送単位においては、復号器214は、第1再送単位においてパケット#1から抽出したパリティビットP 1及びパリティビットP 2と、パケット#
- 10 2から抽出したパリティビットP 3とを検査ビットとして用いて、システムチェックビットSを誤り訂正復号する。つまり、第1再送単位において抽出されたパリティビットP 1及びパリティビットP 2と、第2再送単位において抽出されたパリティビットP 3とを尤度合成し、尤度合成したパリティビットを用いてシステムチェックビットSを誤り訂正復号する。

- 15 第3再送単位においても同様に、既に受信しているパリティビットP 1、パリティビットP 2、及びパリティビットP 3に加えてパケット#3に含まれるパリティビットP 4も用いて誤り訂正復号を行うので、復号器214の誤り訂正能力が向上する。

- このように、IR用受信装置は、再送のたびに新たに受信したパリティビッ
- 20 トを、前回までに受信したパリティビットと尤度合成して誤り訂正復号を行うので、再送のたびに誤り訂正能力が向上する。一方で、システムチェックビットが配置されたシンボルのシンボル合成は行っていないので、共用受信装置1200よりも装置の小型化、消費電力の低減を図ることが出来る。

- 以上説明したように、本実施の形態によれば、パリティビットの一部が再送
- 25 単位間で同一になるようにパケットを構成するので、CC用受信装置1300は、受信したパケットのうち、システムチェックビットと再送単位間で同一のパリティビット（本実施の形態ではパリティビットP 1）を用いてARQ処理を

行うことが可能である。

また、共用受信装置 1 2 0 0 は、実施の形態 1 に示す受信装置 2 0 0 と同様にシンボル合成後のシステムチェックビットを、尤度合成したパリティビットを検査ビットとして誤り訂正復号することが出来る。さらに、I R 用受信装置 1
5 4 0 0 は、再送単位間で異なるパリティビットを尤度合成して誤り訂正復号を行うことが出来る。

本実施の形態に係る送信装置 1 0 0 0 は、図 1 3 に示すようにパリティビットの一部が再送単位間で同一になるようにパケットを構成することにより、上記共用受信装置 1 2 0 0、C C 用受信装置 1 3 0 0、及び I R 用受信装置 1 4
10 0 0 のいずれとも通信の相手をする事が出来る。

すなわち、送信装置 1 0 0 0 と通信を行う受信装置（共用受信装置 1 2 0 0、C C 用受信装置 1 3 0 0、及び I R 用受信装置 1 4 0 0）は、上述したようにそれぞれ固有の特徴を有する。したがって、ユーザは、それぞれの目的に応じた受信装置を利用すると考えられる。この場合に、本実施の形態に係る送信装
15 置 1 0 0 0 は、共用受信装置 1 2 0 0、C C 用受信装置 1 3 0 0、及び I R 用受信装置 1 4 0 0 のいずれとも通信を行うことが出来るので、各受信装置に対応する送信装置を個別に設置する必要が無く、大幅なコスト削減を図ることが出来る。

（実施の形態 4）

20 本実施の形態に係るデータ伝送装置は、図 1 6 に示すように、図 1 0 に示す送信装置 1 0 0 0 に代えて送信装置 1 7 0 0 を設けた構成を採る。この送信装置 1 7 0 0 の内部構成は図 1 7 に示す。送信装置 1 7 0 0 は、第 1 ビット列と第 2 ビット列とを異なるビット区切りに割り当てる点で実施の形態 3 と異なる。尚、図 1 6 において、図 1 0 と同じ部分には図 1 0 と同じ符号を付し、そ
25 の詳しい説明は省略する。また、図 1 7 において、図 6 に示す送信装置 1 0 0 と同じ部分には同じ符号を付し、その詳しい説明は省略する。

図 1 7 に示すように、パンクチャ回路 1 7 0 1 は、パンクチャリング処理に

より生成したパリティビット $P_1 \sim P_n$ のうちパリティビット P_1 を再送用のパリティビットとしてインタリーバ 103 に出力し、残りのパリティビット $P_2 \sim P_n$ をインタリーバ 107 に出力する。多重回路 1702 は、パッケージにビット区切りを設け、システムチェックビット及び再送用のパリティビット P_1 から構成される第 1 ビット列と、選択回路 111 から出力されるパリティビットから構成される第 2 ビット列とを互いに異なるビット区切りに割り当て、その割り当て後のビット列をシンボル変換することにより、第 1 ビット列と第 2 ビット列とを異なるシンボルに配置する。送信装置 1700 は、このように構成されたパッケージを共用受信装置 1200、CC 用受信装置 1300、IR 用受信装置 1400 に送信する。

共用受信装置 1200 は、分離回路 1201 において、受信したパッケージからシステムチェックビット及びパリティビット P_1 (第 1 ビット列) が配置されたシンボルとパリティビット P_{k+1} (第 2 ビット列) が配置されたシンボルを分離する。分離後の第 1 ビット列が配置されたシンボルは合成回路 204 へ出力され、分離後の第 2 ビット列が配置されたシンボルは復調回路 210 に出力される。

ここで、本実施の形態に係る共用受信装置 1200 における処理について詳しく説明する。図 18 は、受信したパッケージの処理の流れを示す模式図である。ここでは、説明を簡単にするために、第 3 再送単位までを示す。

まず、第 1 再送単位において、復号器 214 は、システムチェックビット S に対し、パリティビット P_1 及びパリティビット P_2 を検査ビットとして誤り訂正復号を行う。第 2 再送単位においては、復号器 214 は、パッケージ #1 から抽出したパリティビット P_1 およびパリティビット P_2 と、第 2 再送単位においてパッケージ #2 から抽出したパリティビット P_3 とを共に検査ビットとして用いて、シンボル合成後のシステムチェックビットを誤り訂正復号する。第 3 再送単位においても同様に、既に受信しているパリティビット P_1 、パリティビット P_2 、及びパリティビット P_3 に加えてパッケージ #3 に含まれるパリティ

ビットP 4も用いて誤り訂正復号を行うので、復号器2 1 4の誤り訂正能力が向上する。

次に、CC用受信装置1 3 0 0との通信について図1 4を参照して説明する。

この図1 4において、分離回路1 3 0 1は、受信したパケットからシステムチックビット及びパリティビットP 1（第1ビット列）が配置されたシンボルとパリティビットP k+1（第2ビット列）が配置されたシンボルを分離する。

本実施の形態に係るCC用受信装置1 3 0 0は、第1ビット列と第2ビット列とを分離することにより、パケットを受信するたびに、受信したパケットに含まれる第1ビット列が配置されたシンボルを既に受信している第1ビット列が配置されたシンボルとシンボル合成する。

次に、IR用受信装置1 4 0 0との通信について説明する。図1 5において、受信RF 2 0 2は、アンテナ2 0 1から受信したパケットに対し周波数変換等の所定の受信処理を施し、受信処理後のパケットを、分離回路1 2 0 1に出力する。分離回路1 2 0 1は、受信したパケットからシステムチックビット及びパリティビットP 1（第1ビット列）が配置されたシンボルとパリティビットP k+1（第2ビット列）が配置されたシンボルを分離する。

本実施の形態に係るIR用受信装置1 4 0 0は、第1ビット列と第2ビット列とを分離することにより、再送のたびに新たに受信したパリティビットを、前回までに受信したパリティビットと尤度合成して誤り訂正復号を行う。

以上説明したように、本実施の形態によれば、パリティビットの一部が再送単位間で同一になるようにパケットを構成するので、CC用受信装置1 3 0 0は、受信したパケットのうち、システムチックビットと再送単位間で同一のパリティビット（本実施の形態ではパリティビットP 1）を用いてARQ処理を行うことが可能である。

本実施の形態に係る送信装置1 7 0 0は、共用受信装置1 2 0 0、CC用受信装置1 3 0 0、及びIR用受信装置1 4 0 0のいずれとも通信を行うことが出来るので、各受信装置に対応する送信装置を個別に設置する必要が無く、大

幅なコスト削減を図ることが出来る。

上記各実施の形態のデータ伝送装置をデジタル無線セルラーシステムに適用する。セル内を自由に移動する移動局に、受信装置 200、共用受信装置 1200、CC用受信装置 1300、又はIR用受信装置 1400を搭載する。

- 5 また、基地局に送信装置 100、送信装置 1000、又は送信装置 1700を搭載する。この送信装置 100（送信装置 1000、又は送信装置 1700）と、対応する受信装置 200（共用受信装置 1200、CC用受信装置 1300、又はIR用受信装置 1400）との間でARQ処理を行うことで、無線通信における伝送品質の向上、及びスループットの向上を図る。

- 10 以上説明したように本発明によれば、送信装置においてシステムチックビットとパリティビットを異なるシンボルに配置することにより、受信装置においてシステムチックビットとパリティビットを分離する。これにより、システムチックビットを再送単位間でシンボル合成するとともに、パリティビットを再送単位間で尤度合成することが出来る。したがって、受信品質及び誤り訂正能力をいずれも向上させることが出来るので、正しく受信されるまでの再送回数
- 15 を減らして伝播遅延を低減することが出来る。

- また、送信装置においてシステムチックビット及び再送用のパリティビットから構成される第1ビット列と、パリティビットから構成される第2ビット列を異なるシンボルに配置することにより、送信装置は、CC型ARQを行う受信装置、IR型ARQを行う受信装置、及びCC型ARQとIR型ARQを双方とも行う受信装置、のいずれとも通信を行うことが出来る。これにより、各受信装置に対応する送信装置を個別に設置する必要が無く、大幅なコスト削減を図ることが出来る。
- 20

- また、システムチックビットをシンボルの状態でバッファに保存するので、
- 25 受信装置において、システムチックビットに必要なバッファのサイズを小さくすることが可能になる。

また、シンボル合成後にシステムチックビットの軟判定値を算出することに

より、システムチックビットの軟判定値を求めてから合成を行う場合よりも、高い受信性能を実現することが可能になる。

産業上の利用可能性

- 本発明は、自動再送要求を行うことによって、データ伝送における誤り制御
- 5 を行う通信システム、送信装置、及び受信装置に用いるに好適である。

本明細書は、2000年12月27日出願の特願2000-398398に基づくものである。この内容をここに含めておく。

請求の範囲

1. 組織符号を用いて情報ビットを符号化し、システムチェックビット及びパリティビットを生成する符号化手段と、前回の再送単位におけるシステムチェックビットと同一のシステムチェックビットと、前回の再送単位におけるパリティビットと異なるパリティビットと、を互いに異なるシンボルに配置してパケットを生成する生成手段と、前記パケットを送信する手段と、を具備する送信装置。
2. 生成手段は、システムチェックビットとパリティビットとを互いに異なる拡散コードに割り当てる請求の範囲 1 記載の送信装置。
3. 生成手段は、パケットに所定ビット数のビット区切りを設け、システムチェックビットとパリティビットとを互いに異なるビット区切りに割り当てる請求の範囲 1 記載の送信装置。
4. 生成手段は、ビット区切りに含まれるビット数を単位シンボルに配置されるビット数と同一にすることを特徴とする請求の範囲 3 記載の送信装置。
5. 組織符号を用いて情報ビットを符号化し、システムチェックビット及びパリティビットを生成する符号化手段と、前回の再送単位におけるシステムチェックビットと同一のシステムチェックビット及び前回の再送単位における第 1 パリティビットと同一の第 1 パリティビットから構成される第 1 ビット列と、前回の再送単位における第 2 パリティビットと異なる第 2 パリティビットから構成される第 2 ビット列と、を互いに異なるシンボルに配置してパケットを生成する生成手段と、前記パケットを送信する手段と、を具備する送信装置。
6. 再送単位間で同一のシステムチェックビットと再送単位間で異なるパリティビットとを互いに異なるシンボルに配置したパケットを通信相手から受信する受信手段と、前記受信手段において受信したパケットから、システムチェックビットが配置されたシンボルとパリティビットが配置されたシンボルとを互いに分離する分離手段と、前記分離手段において分離した今回の再送単位におけるシステムチェックビットを、前回までの再送単位において取得した各システムチェックビットとシンボル合成する合成手段と、前記分離手段において分離し

たパリティビットを、前回までの再送単位において取得した各パリティビットと尤度合成し、尤度合成後のパリティビットを検査ビットとしてシンボル合成後のシステムチェックビットを誤り訂正復号する手段と、を具備する受信装置。

7. 受信手段は、システムチェックビットとパリティビットとを互いに異なる拡散コードにそれぞれ割り当てたパケットを通信相手から受信し、分離手段は、受信したパケットに逆拡散処理を施すことによりシステムチェックビットが配置されたシンボルとパリティビットが配置されたシンボルとを分離する請求の範囲 6 記載の受信装置。

8. 受信手段は、システムチェックビットとパリティビットとを互いに異なるビット区切りに割り当てたパケットを通信相手から受信し、分離手段は、受信パケットを前記ビット区切り毎に分離する請求の範囲 6 記載の受信装置。

9. 再送単位間で同一のシステムチェックビット及び第 1 パリティビットから構成される第 1 ビット列と再送単位間で異なる第 2 パリティビットから構成される第 2 ビット列を互いに異なるシンボルに配置したパケットを通信相手から受信する受信手段と、前記受信手段において受信したパケットから前記第 1 ビット列が配置されたシンボルと前記第 2 ビット列が配置されたシンボルとを互いに分離する分離手段と、前記分離手段において分離した今回の再送単位における第 1 ビット列が配置されたシンボルを、前回までの再送単位において取得した第 1 ビット列が配置されたシンボルとシンボル合成する合成手段と、前記分離手段において分離した第 2 パリティビットを前回までの再送単位において取得した各第 2 パリティビットと尤度合成し、尤度合成後の第 2 パリティビット及びシンボル合成後の第 1 ビット列に含まれる第 1 パリティビットを検査ビットとしてシンボル合成後の第 1 ビット列に含まれるシステムチェックビットを誤り訂正復号する手段と、を具備する受信装置。

10. 再送単位間で同一のシステムチェックビット及び第 1 パリティビットから構成される第 1 ビット列と、再送単位間で異なる第 2 パリティビットから構成される第 2 ビット列とを互いに異なるシンボルに配置したパケットを送信す

- る送信装置と、前記パケットを受信し、再送単位間でシンボル合成した前記システムチェックビットを、前記第1パリティビット及び再送単位間で尤度合成を行った前記第2パリティビットを検査ビットとして誤り訂正復号する共用受信装置と、前記パケットを受信し、再送単位間でシンボル合成した前記システム
- 5 マチックビットを、前記第1パリティビットを検査ビットとして誤り訂正復号するCC用受信装置と、を具備する通信システム。
- 1 1. 組織符号を用いて情報ビットを符号化し、システムチェックビット及びパリティビットを生成する符号化工程と、前回の再送単位におけるシステムチェックビットと同一のシステムチェックビットと、前回の再送単位におけるパリティ
- 10 ビットと異なるパリティビットと、を互いに異なるシンボルに配置してパケットを生成する生成工程と、前記パケットを送信する工程と、を具備する送信方法。
- 1 2. 再送単位間で同一のシステムチェックビットと再送単位間で異なるパリティビットとを互いに異なるシンボルに配置したパケットを通信相手から受信
- 15 する受信工程と、前記受信工程において受信したパケットから、システムチェックビットが配置されたシンボルとパリティビットが配置されたシンボルとを互いに分離する分離工程と、前記分離工程において分離した今回の再送単位におけるシステムチェックビットを、前回までの再送単位において取得した各システムチェックビットとシンボル合成する合成工程と、前記分離工程において分離
- 20 したパリティビットを、前回までの再送単位において取得した各パリティビットと尤度合成し、尤度合成後のパリティビットを検査ビットとしてシンボル合成後のシステムチェックビットを誤り訂正復号する工程と、を具備する受信方法。
- 1 3. 再送単位間で同一のシステムチェックビット及び第1パリティビットから構成される第1ビット列と、再送単位間で異なる第2パリティビットから構成
- 25 される第2ビット列を互いに異なるシンボルに配置したパケットを送信する工程と、前記パケットを受信し、再送単位間でシンボル合成した前記システムチェックビットを、前記第1パリティビット及び再送単位間で尤度合成を行った

前記第 2 パリティビットを検査ビットとして誤り訂正復号を行う工程と、前記パケットを受信し、再送単位間でシンボル合成した前記システムチェックビットを、前記第 1 パリティビットを検査ビットとして誤り訂正復号を行う工程と、を具備する通信方法。

1/18

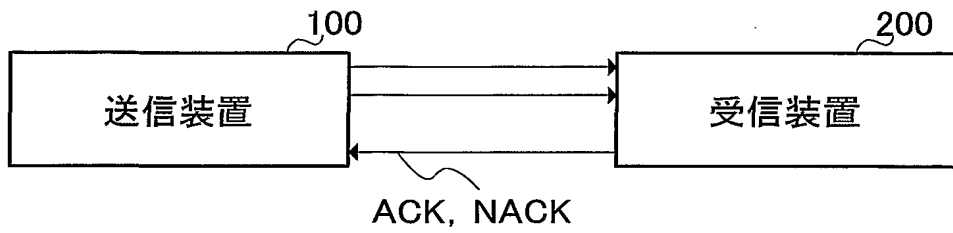


図 1

2/18

100

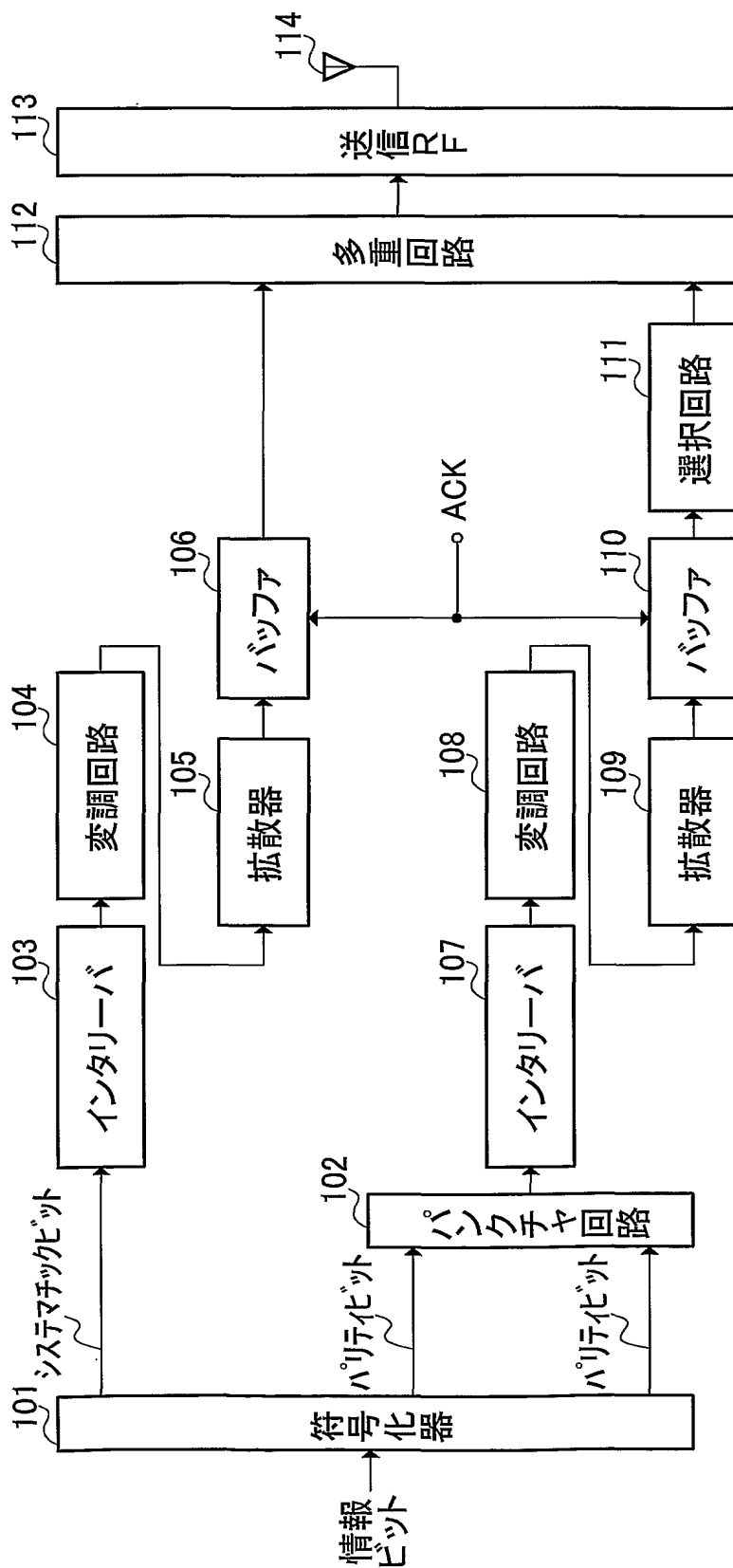


図 2

3/18

200

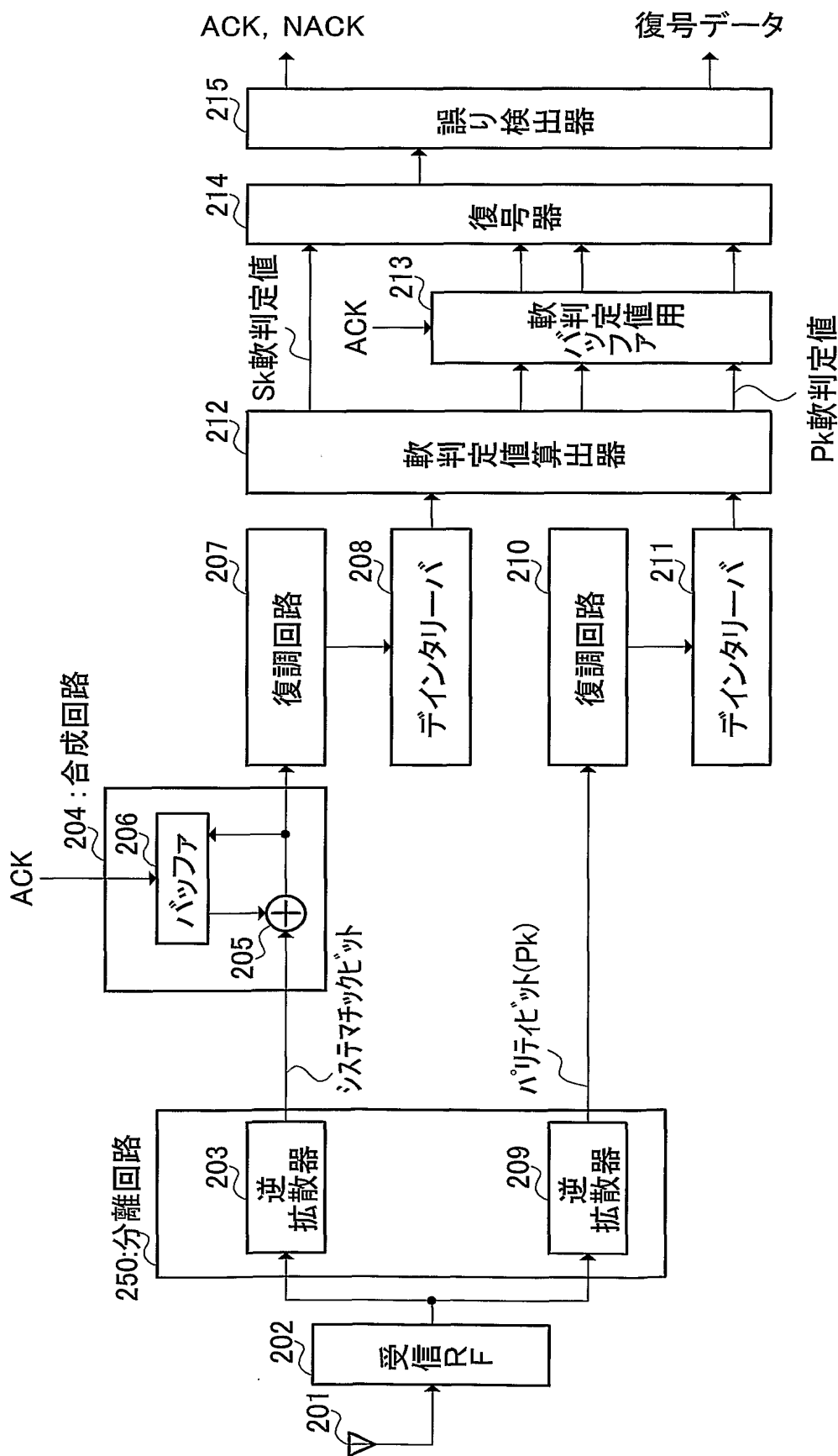


図 3

4/18

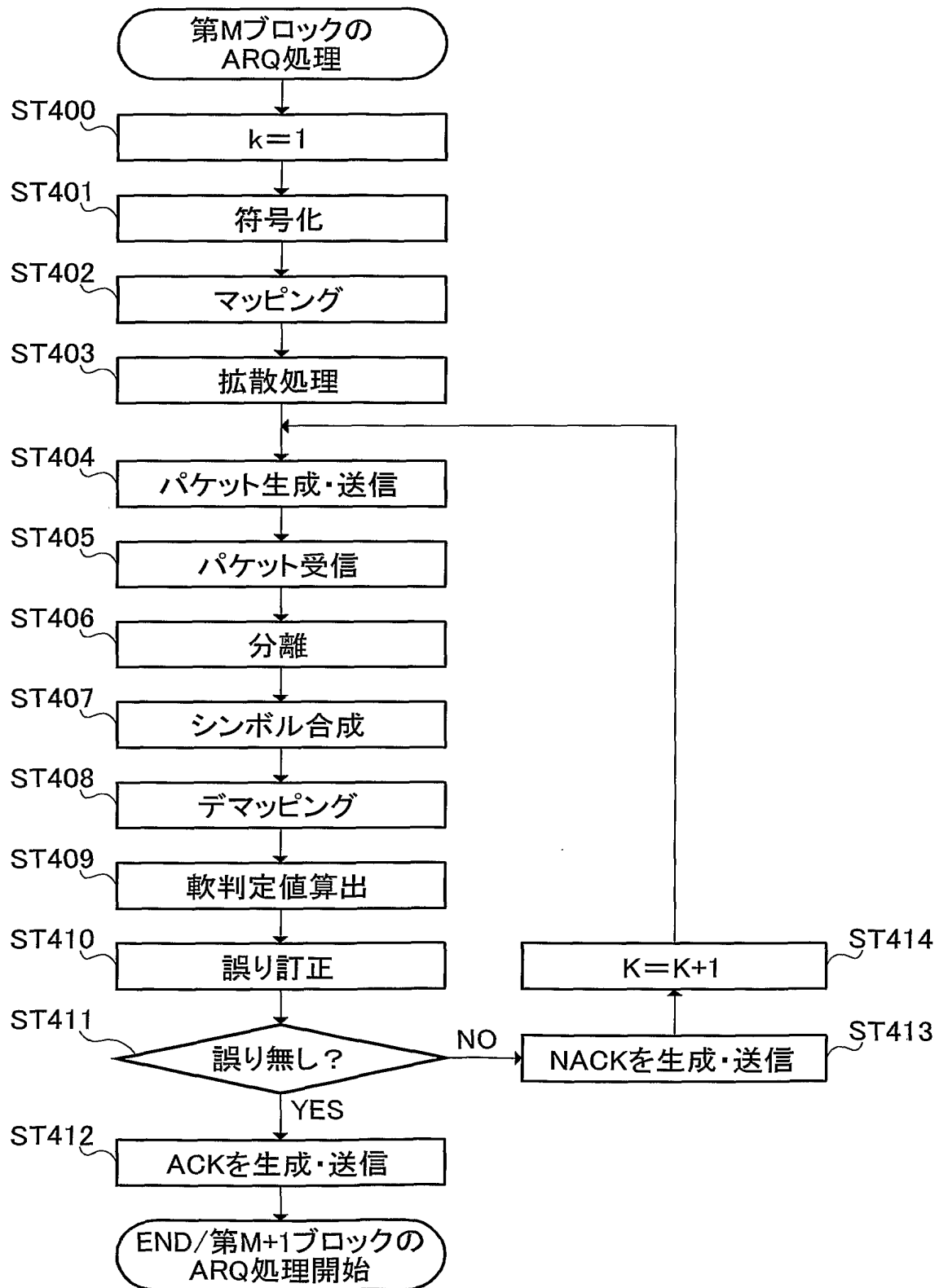


図 4

5/18

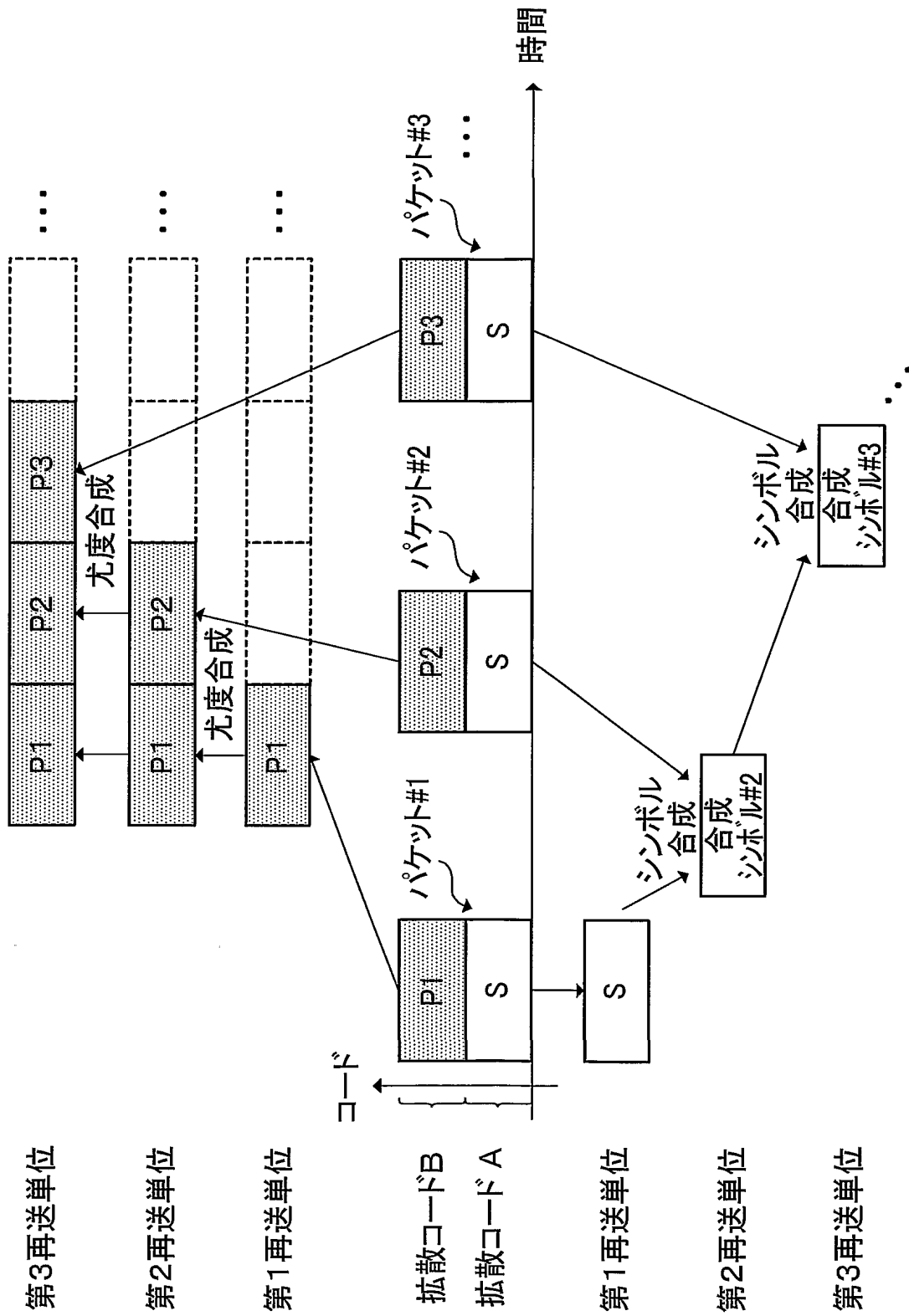


図 5

600

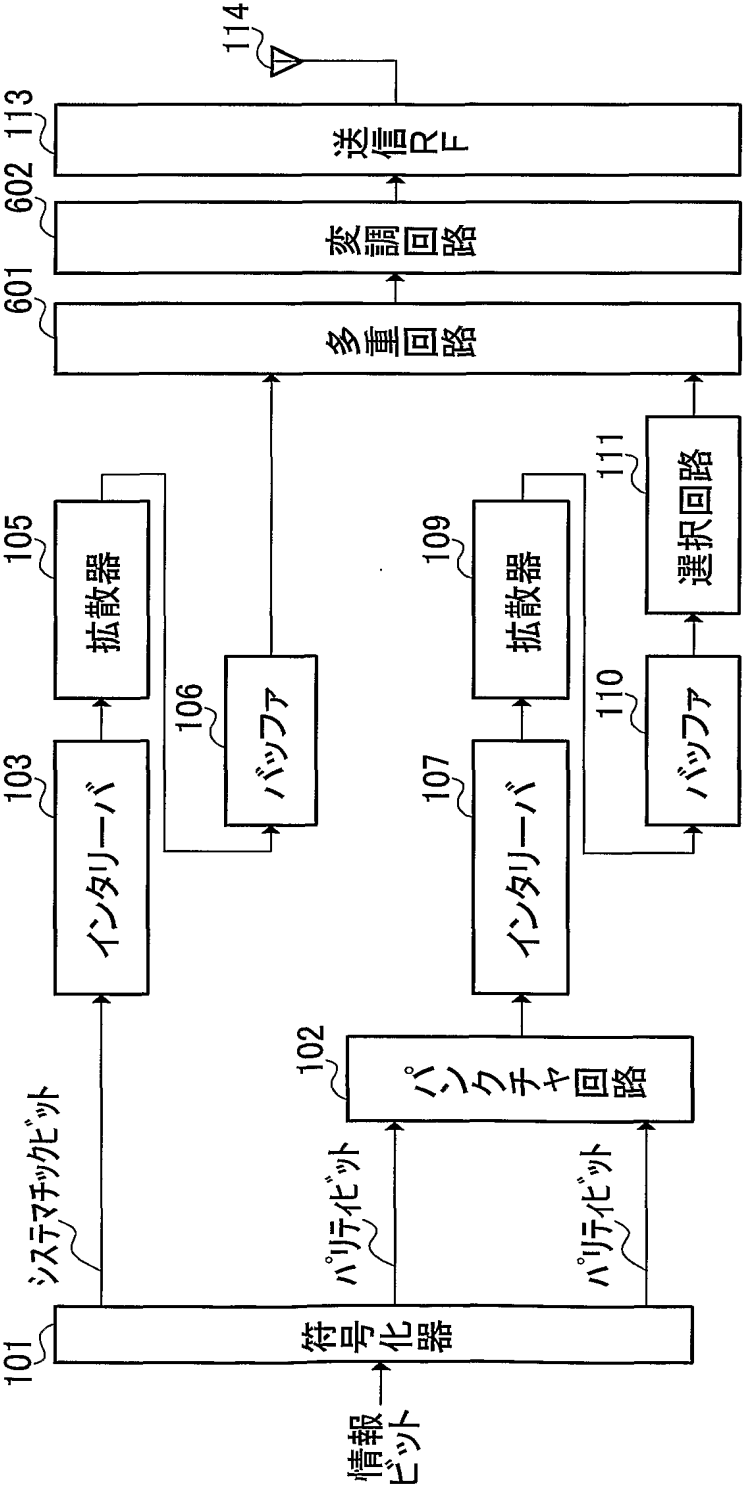


図 6

700

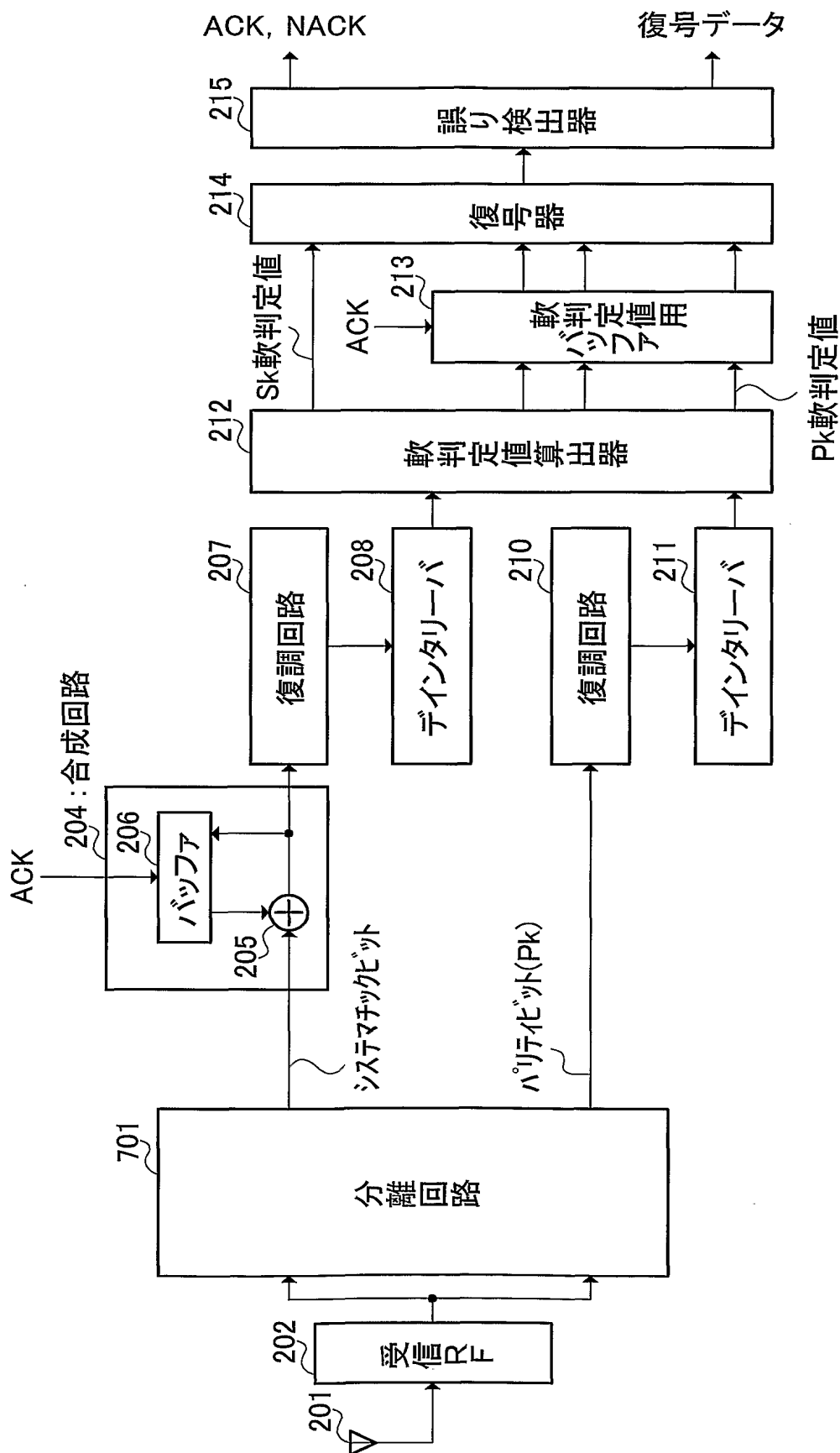


図 7

8/18

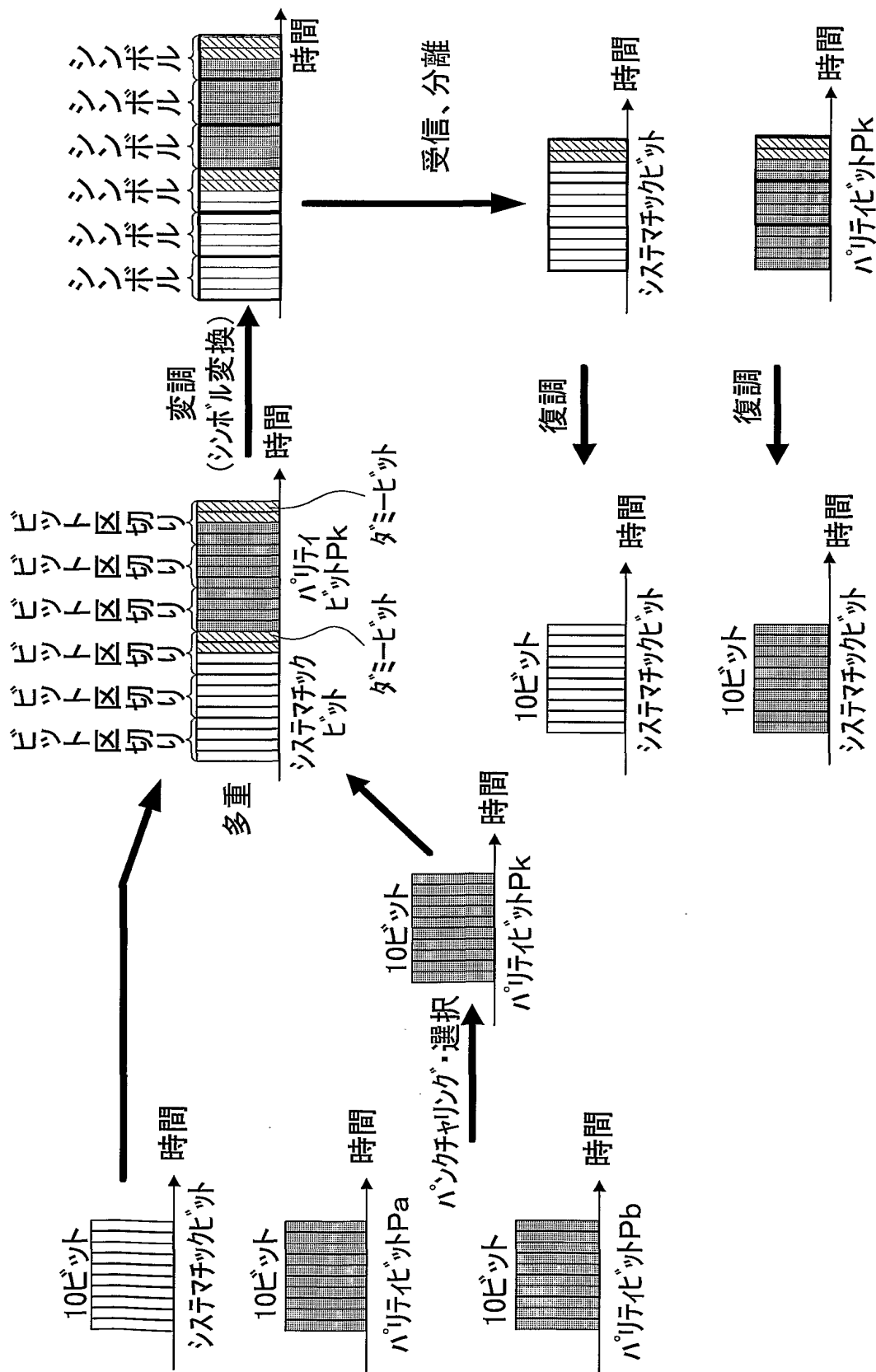


図 8

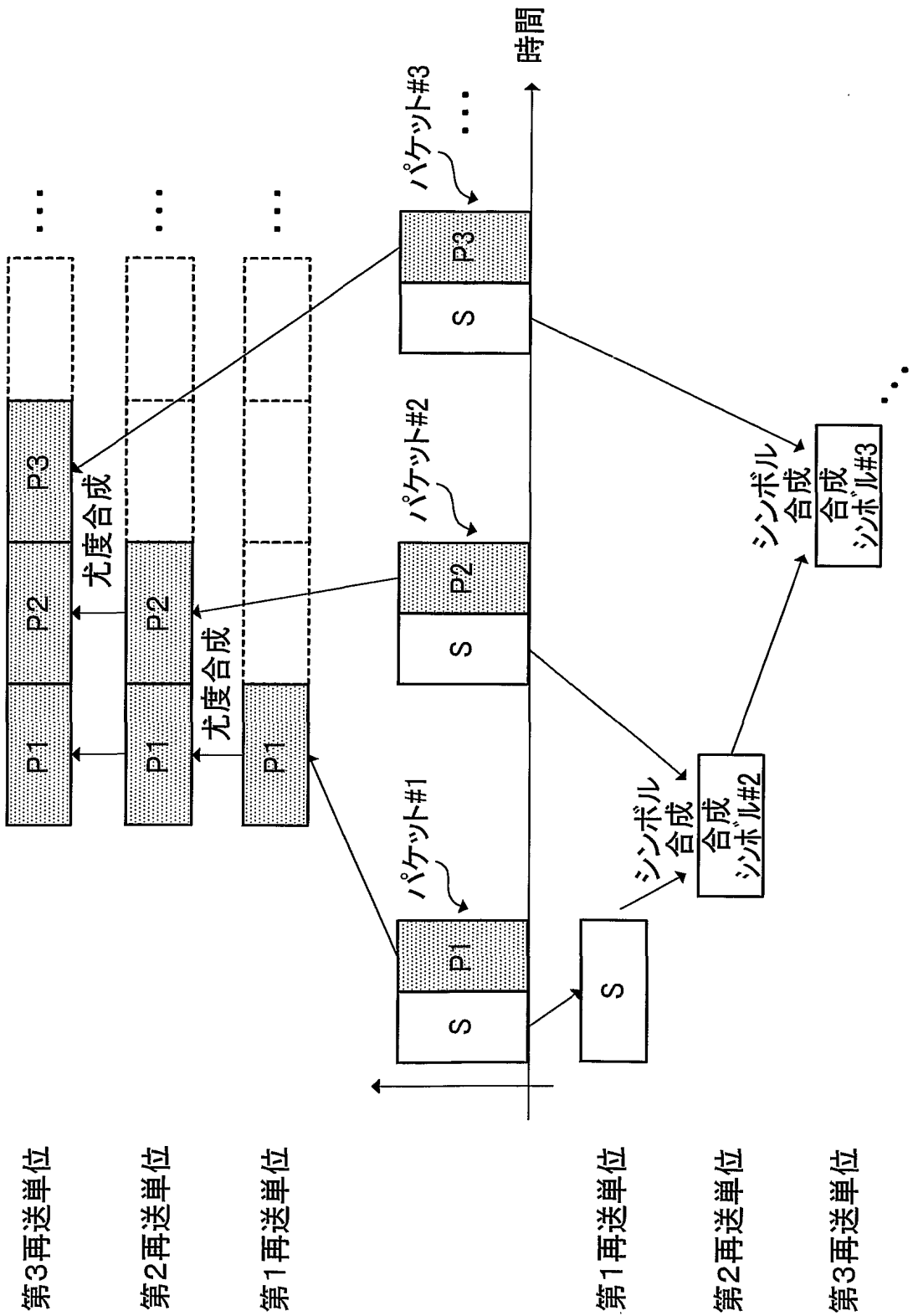


図 9

10/18

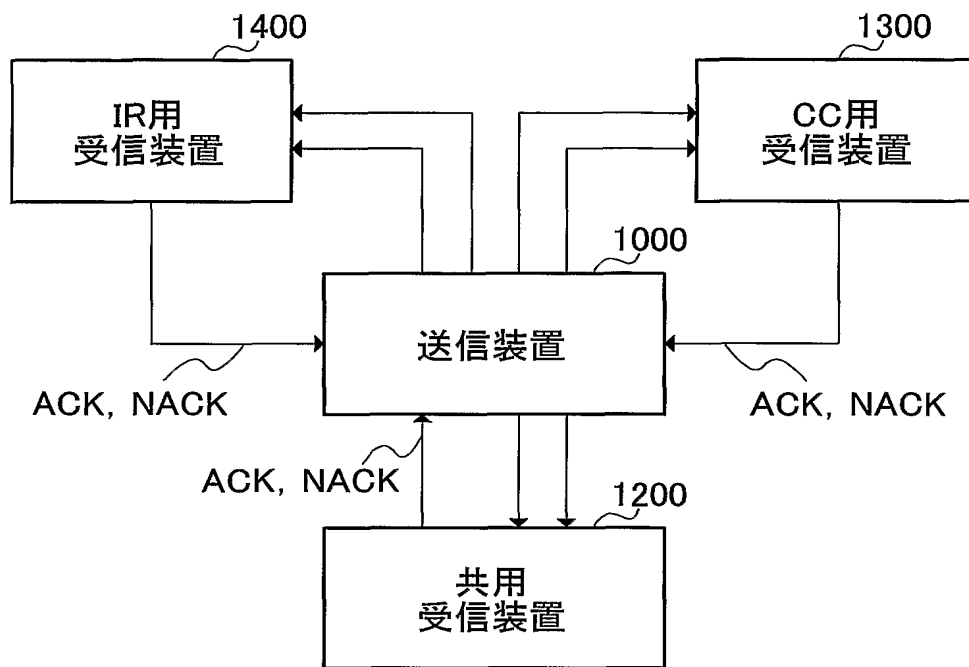


図 10

1000

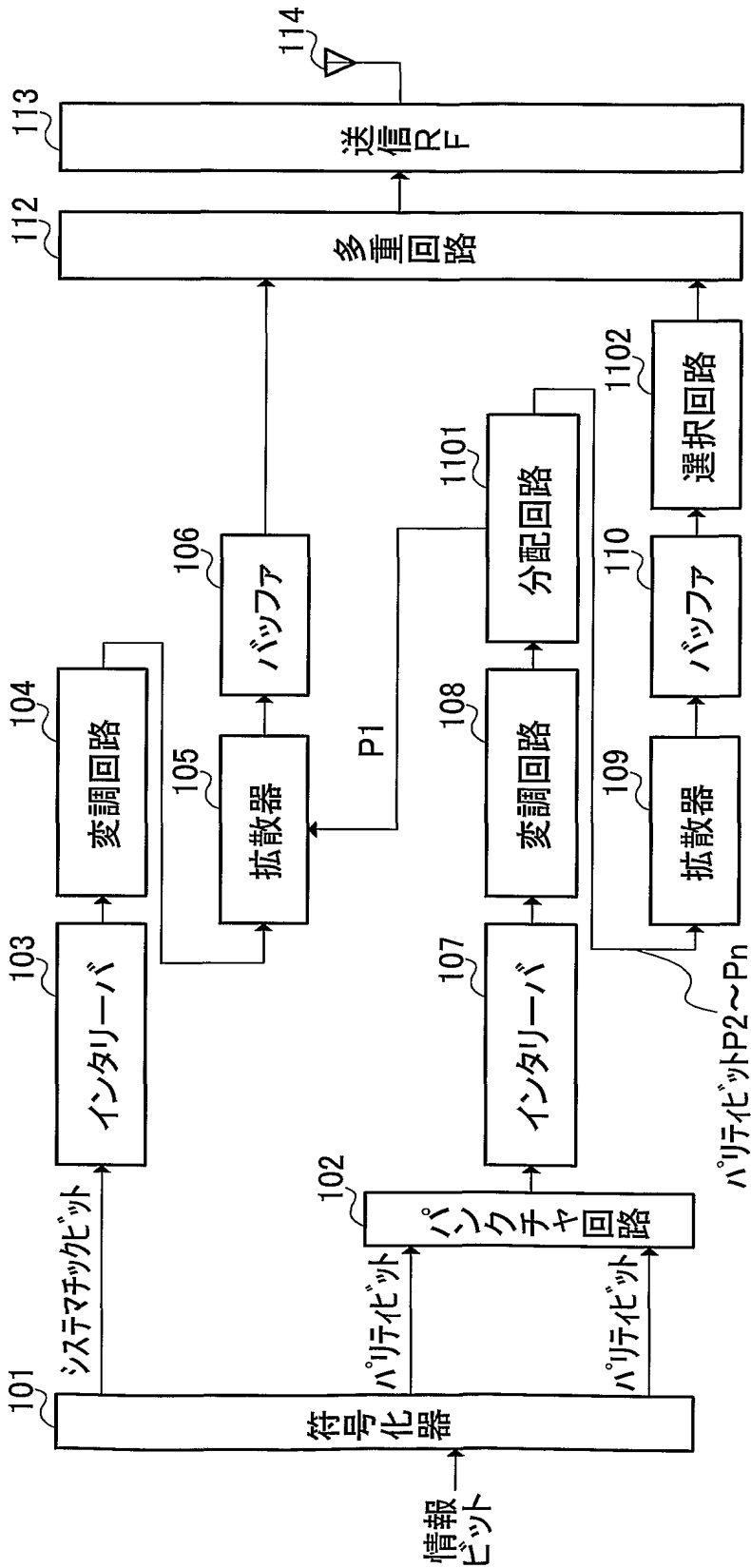


図 11

12/18

1200

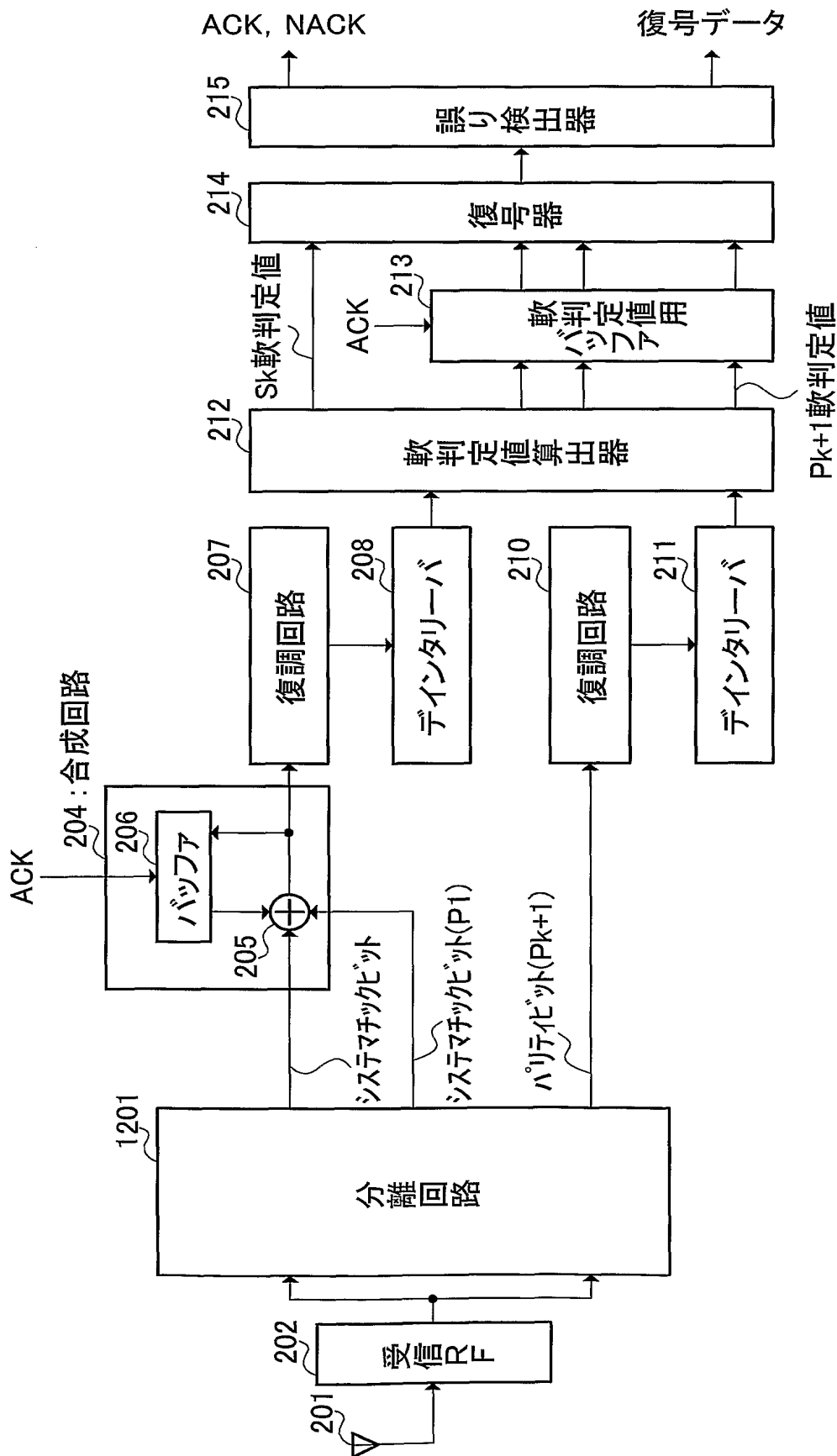


図 12

13/18

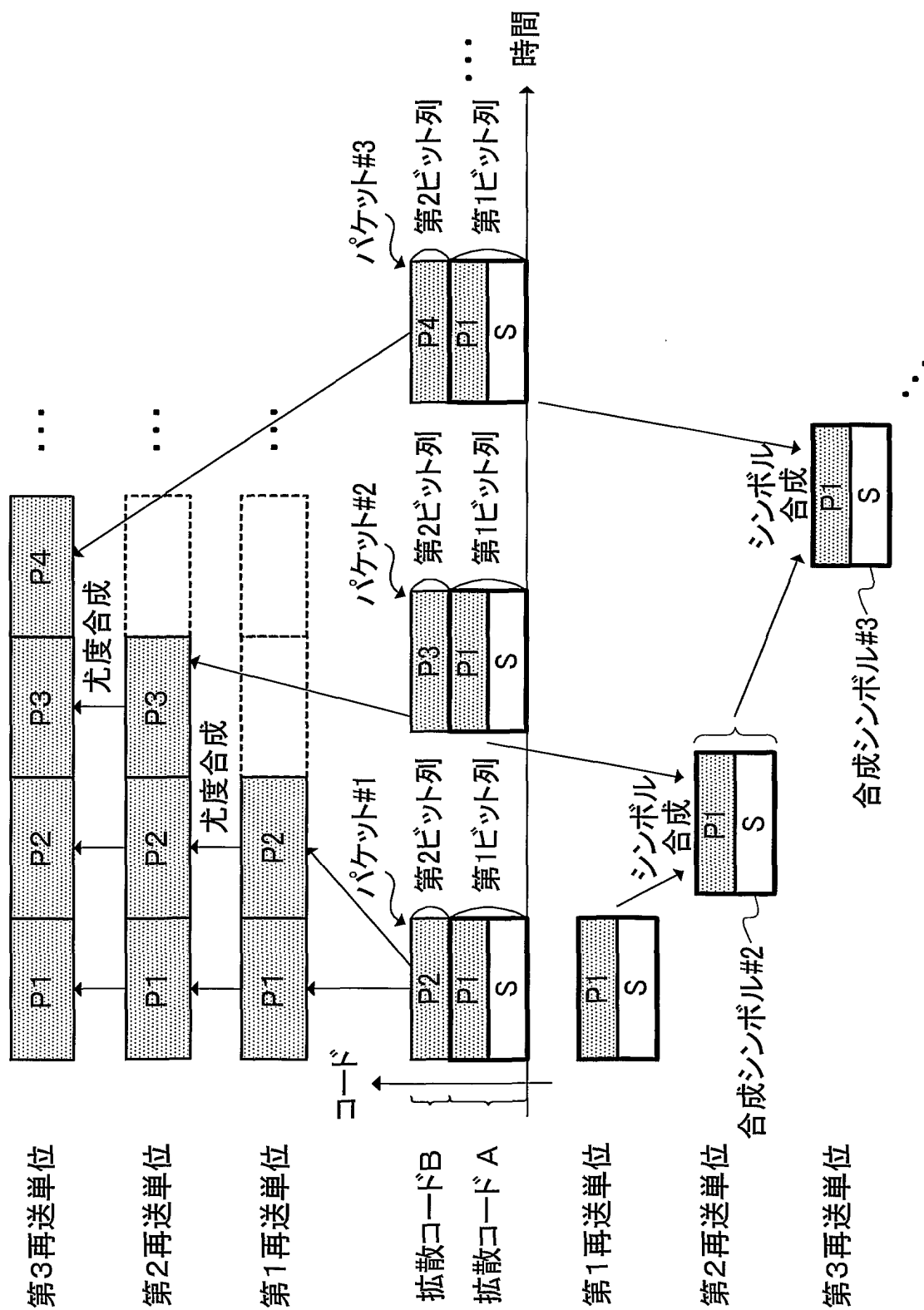


図 13

1300

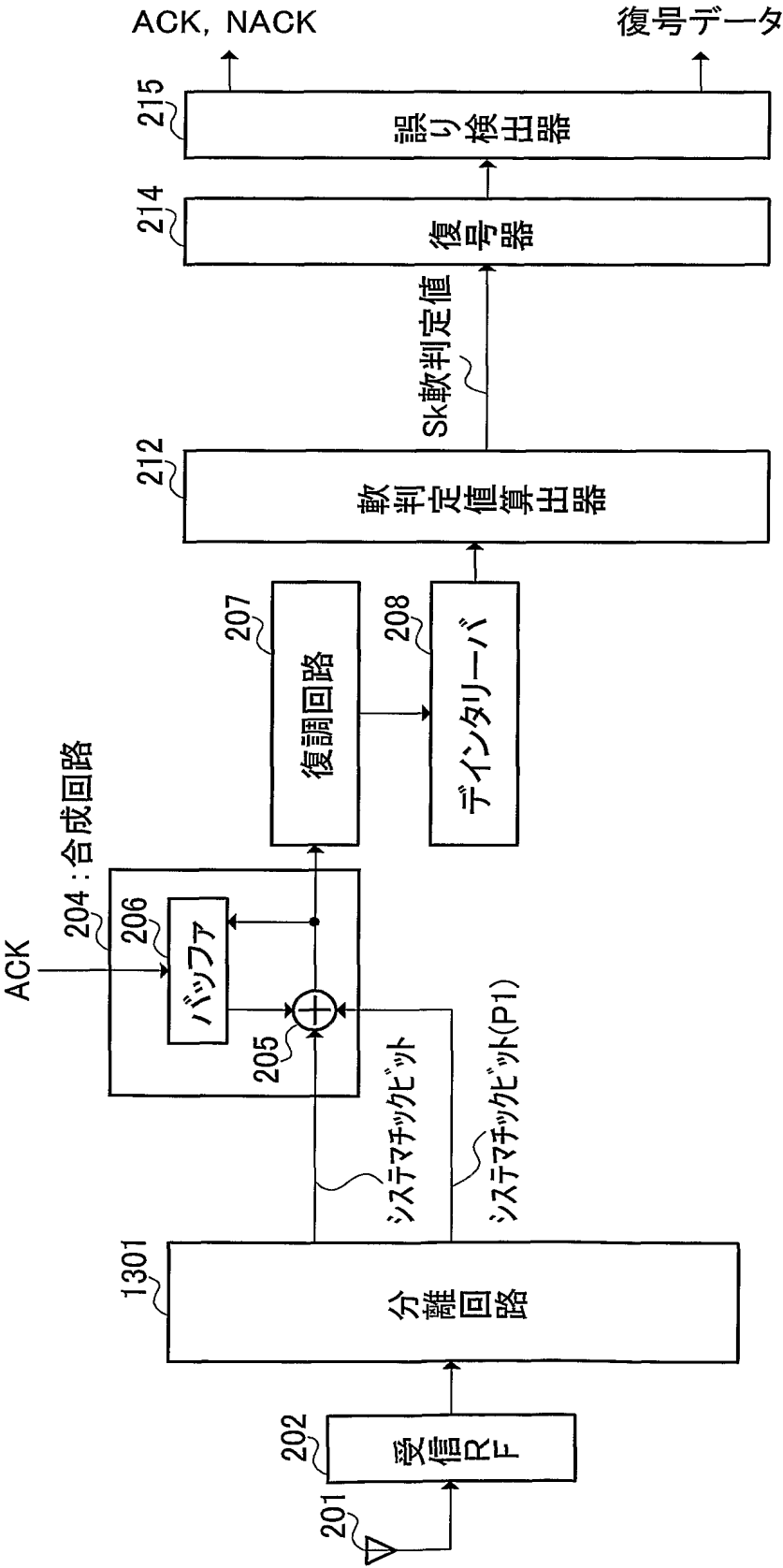


図 14

15/18

1400

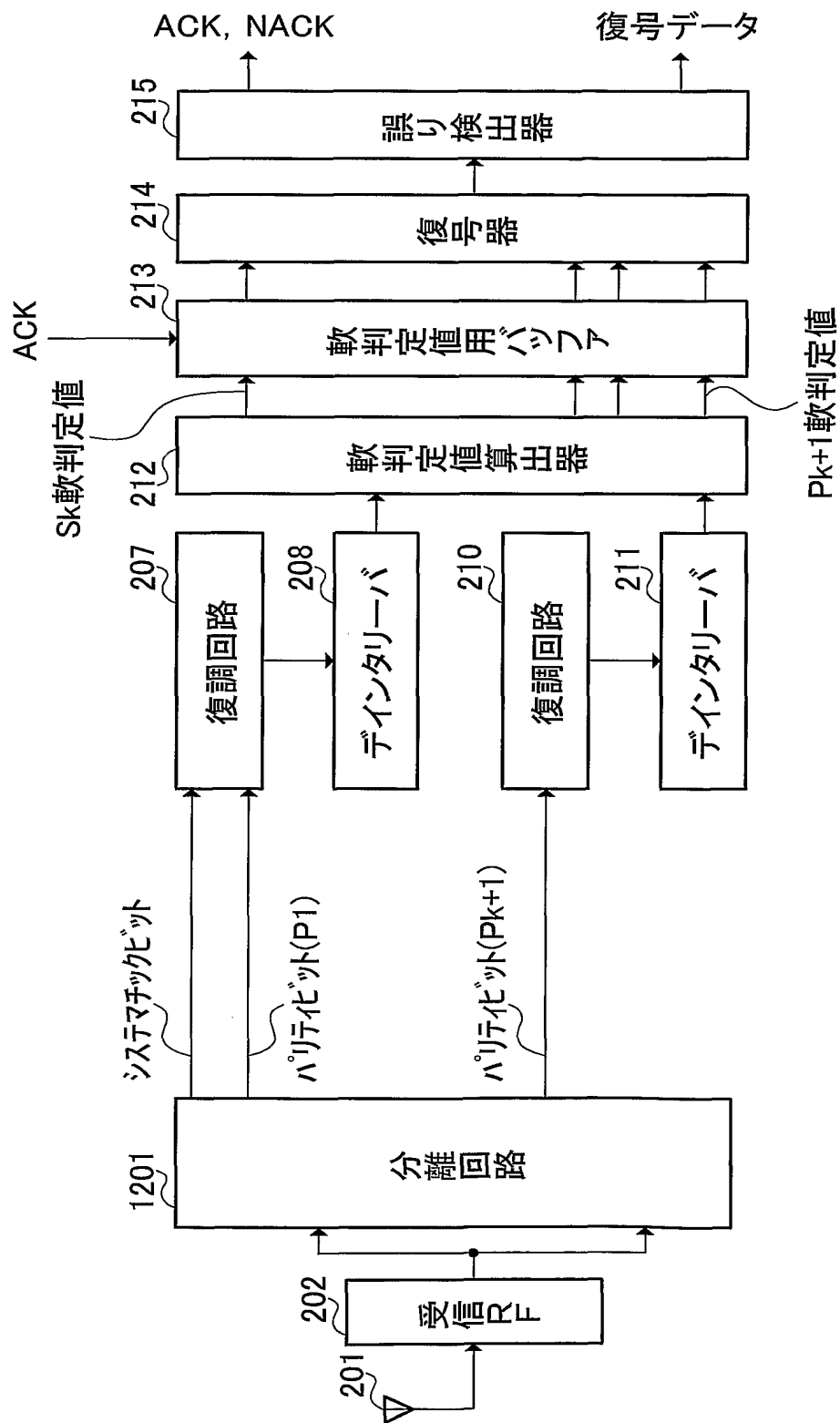


図 15

16/18

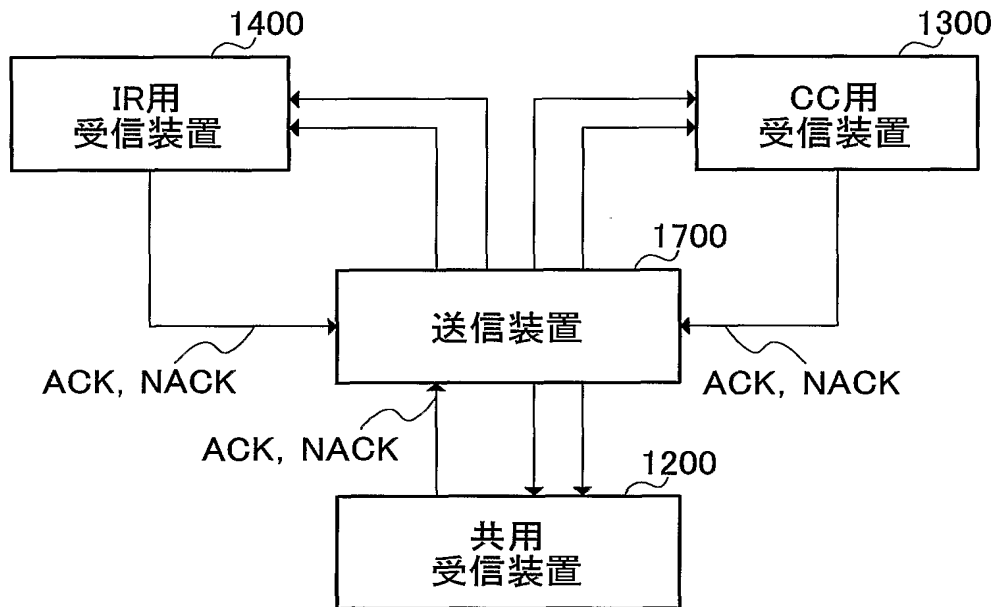


図 16

17/18

1700

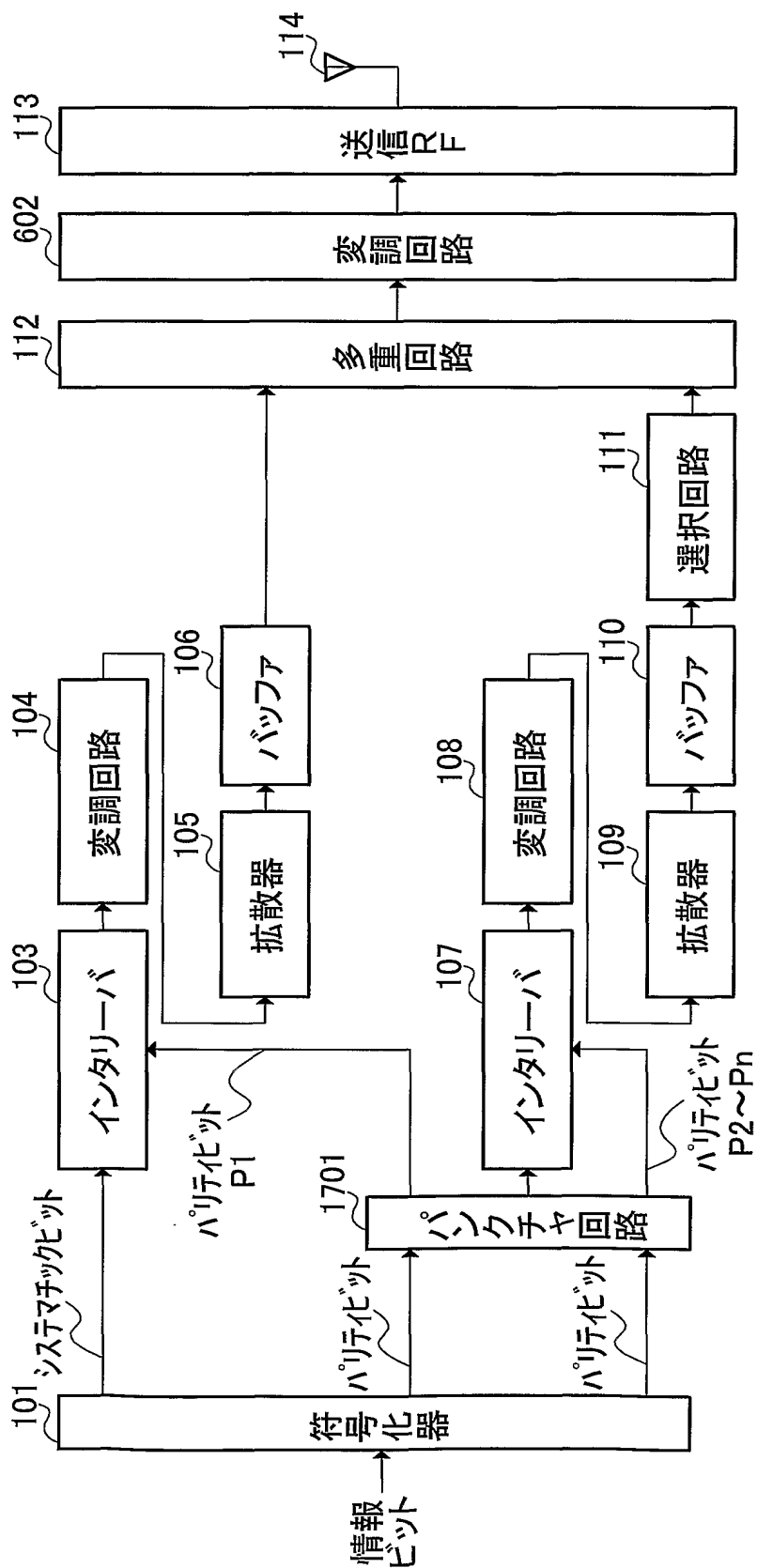


図 17

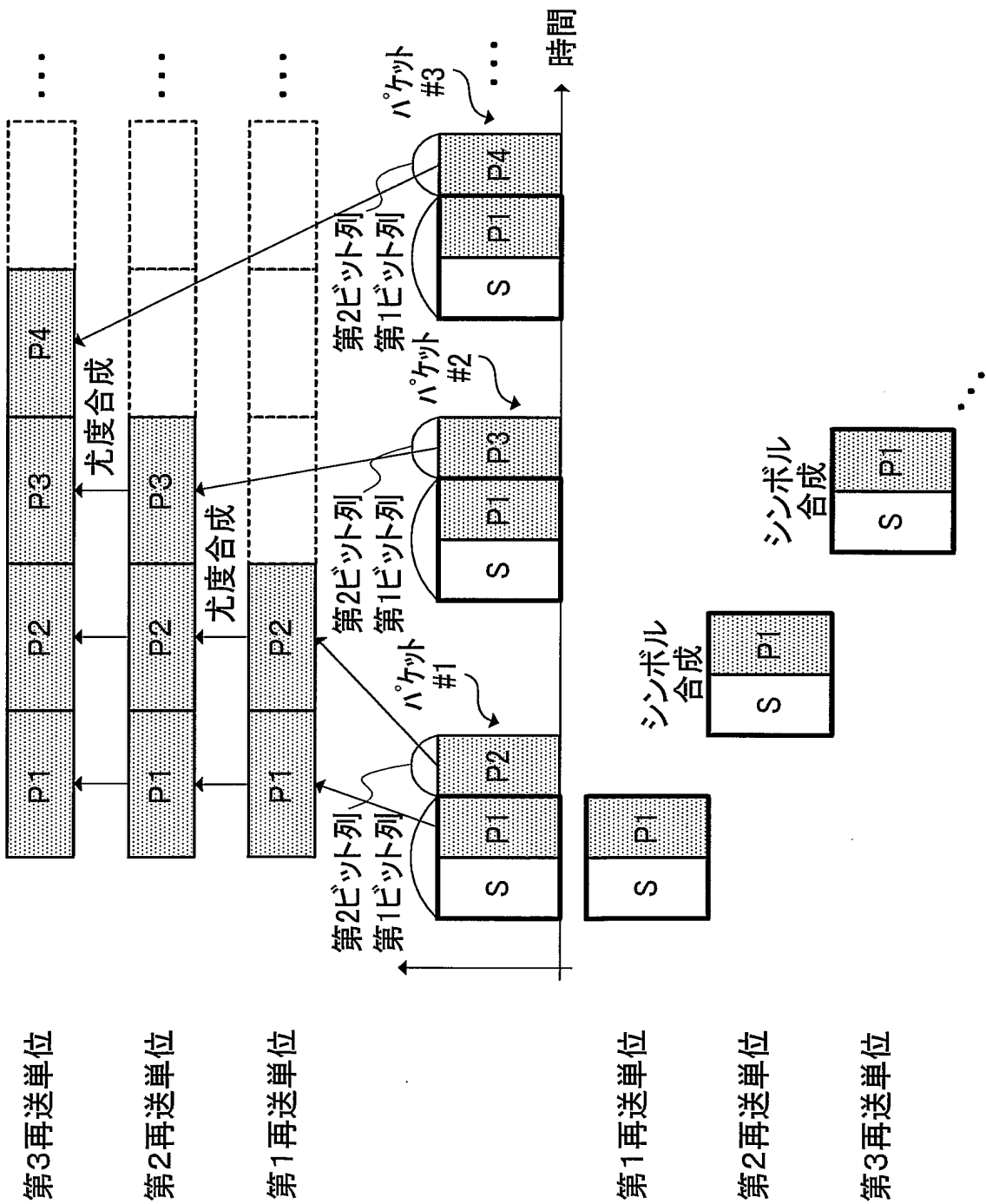


図 18

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP01/11448

A. CLASSIFICATION OF SUBJECT MATTER Int.Cl ⁷ H04L1/00										
According to International Patent Classification (IPC) or to both national classification and IPC										
B. FIELDS SEARCHED Minimum documentation searched (classification system followed by classification symbols) Int.Cl ⁷ H04L1/00, H04L27/00, H04J13/00, H03M13/00										
Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched <table border="0"> <tr> <td>Jitsuyo Shinan Koho</td> <td>1926-1996</td> <td>Toroku Jitsuyo Shinan Koho</td> <td>1994-2000</td> </tr> <tr> <td>Kokai Jitsuyo Shinan Koho</td> <td>1971-2000</td> <td>Jitsuyo Shinan Toroku Koho</td> <td>1996-2000</td> </tr> </table>			Jitsuyo Shinan Koho	1926-1996	Toroku Jitsuyo Shinan Koho	1994-2000	Kokai Jitsuyo Shinan Koho	1971-2000	Jitsuyo Shinan Toroku Koho	1996-2000
Jitsuyo Shinan Koho	1926-1996	Toroku Jitsuyo Shinan Koho	1994-2000							
Kokai Jitsuyo Shinan Koho	1971-2000	Jitsuyo Shinan Toroku Koho	1996-2000							
Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)										
C. DOCUMENTS CONSIDERED TO BE RELEVANT										
Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.								
A	JP, 2000-4196, A (Conexant Systems Inc.), 07 January, 2000 (07.01.00), Page 7, left column, line 10 to page 8, right column, line 5 & EP 948154 A2 & US 6138260 A	1-13								
P,A	JP, 2001-197044, A (NTT Docomo, Inc.), 19 July, 2001 (19.07.01), Page 8, left column, line 39 to page 9, left column, line 34 (Family: none)	1-13								
E,A	JP, 2002-51030, A (LG Denshi K.K.), 15 February, 2002 (15.02.02), Page 4, left column, line 20 to page 5, right column, line 2 (Family: none)	1-13								
<input type="checkbox"/> Further documents are listed in the continuation of Box C. <input type="checkbox"/> See patent family annex.										
* Special categories of cited documents: "A" document defining the general state of the art which is not considered to be of particular relevance "E" earlier document but published on or after the international filing date "L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified) "O" document referring to an oral disclosure, use, exhibition or other means "P" document published prior to the international filing date but later than the priority date claimed		"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention "X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone "Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art "&" document member of the same patent family								
Date of the actual completion of the international search 19 March, 2002 (19.03.02)		Date of mailing of the international search report 26 March, 2002 (26.03.02)								
Name and mailing address of the ISA/ Japanese Patent Office		Authorized officer								
Facsimile No.		Telephone No.								

A. 発明の属する分野の分類 (国際特許分類 (IPC))

Int Cl⁷ H04L 1/00

B. 調査を行った分野

調査を行った最小限資料 (国際特許分類 (IPC))

Int Cl⁷ H04L 1/00, H04L27/00, H04J13/00, H03M13/00

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報 1926-1996年
 日本国公開実用新案公報 1971-2000年
 日本国登録実用新案公報 1994-2000年
 日本国実用新案登録公報 1996-2000年

国際調査で使用了電子データベース (データベースの名称、調査に使用した用語)

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求の範囲の番号
A	JP 2000-4196 A(コネクタ システムズ インコーポレイテッド) 2000.01.07 7頁左欄10行~8頁右欄5行 &EP 948154 A2 &US 6138260 A	1-13
P, A	JP 2001-197044 A(株式会社エヌ・ティ・ティ・ドコモ) 2001.07.19 8頁左欄39行~9頁左欄34行 (ファミリーなし)	1-13
E, A	JP 2002-51030 A(エルピー電子株式会社) 2002.02.15 4頁左欄20行~5頁右欄2行 (ファミリーなし)	1-13

☐ C欄の続きにも文献が列挙されている。☐ パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリー

「A」 特に関連のある文献ではなく、一般的技術水準を示すもの
 「E」 国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの
 「L」 優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献 (理由を付す)
 「O」 口頭による開示、使用、展示等に言及する文献
 「P」 国際出願日前で、かつ優先権の主張の基礎となる出願

の日の後に公表された文献

「T」 国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの
 「X」 特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの
 「Y」 特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの
 「&」 同一パテントファミリー文献

国際調査を完了した日

19.03.02

国際調査報告の発送日

26.03.02

国際調査機関の名称及びあて先

日本国特許庁 (ISA/JP)

郵便番号100-8915

東京都千代田区霞が関三丁目4番3号

特許庁審査官 (権限のある職員)

衣嶋 文彦

5K

9199

電話番号 03-3581-1101 内線 3556